

セルレベルの電圧誘起劣化試験におけるチャンバー内の真空引きの影響

Effect of evacuating the chamber in a cell-level PID test on the degradation behavior of solar cells

○ 山口 世力, 大平 圭介 (北陸先端大)

○ Seira Yamaguchi, Keisuke Ohdaira (JAIST)

E-mail: s-yamaguchi@jaist.ac.jp

近年, 大規模太陽光発電システムにおいて, 電圧誘起劣化 (PID) と呼ばれる劣化現象が問題となっている [1]. これまで, PID の現象解明および寿命予測のために, モジュールレベルの様々な試験法が用いられてきた (例えば Ref. [1]). しかしながら, これらの方法では劣化したセルをモジュールから取り出して材料分析に供することが困難であり, このことが劣化の本質的な原因を調査する上での妨げとなっていた.

以上の背景より, 真空中にてモジュールに類似した積層構造に対して圧力を加えつつ電圧を印加し PID 現象を再現するセルレベルの試験が開発された [2]. 我々はこの手法がモジュールレベルの PID をうまく再現することを報告したが [3], 試験中の真空引きが劣化挙動にどれだけ影響するのかは明確でない. 本研究では, この PID 試験における真空引きの有無が劣化挙動に与える影響を調査する.

本実験の試料として, 典型的な構造を有する p 型単結晶シリコン太陽電池セルを用いた. セルレベルの PID 試験は, 65 °C に昇温した Al 下部電極上に Cu 上部電極/ソーダライムガラス/エチレン酢酸ビニル共重合体 (EVA) シート/セルという積層構造を配置し, 下部電極を基準にして上部電極に対して +1000 V の電圧を印加することにより行った (この向きの電圧を印加することは, 通常の PID 試験において, ガラス表面を基準にセルに負の電圧を印加することに対応する). PID 試験を大気圧下および 20 kPa 程度の低真空下で行うことで, 真空引きの影響を調査した. この際, Cu 上部電極の重さを変更し, 異なる加圧力条件の下で同様の検討を行った.

Fig. 1 は, 加圧力 1.2 kPa および 3.7 kPa において, 真空引きが劣化挙動に与える影響を示している. 縦軸は初期値で規格化した最大電力 ($P_{\max}/P_{\max,0}$) の値として示してある. いずれの加圧力条件においても真空引きを行った場合のほうが劣化の程度が大きいことから, 真空引きが劣化を加速することがわかった. この効果は, 積層構造の界面, 特に EVA の両側の界面に存在する気泡が真空引きによって取り除かれたことによる部材間の密着性向上に起因すると考えられる. なお, 本研究で用いた試験条件の範囲では, 加圧力の違いによる明確な差異は観察されなかった.

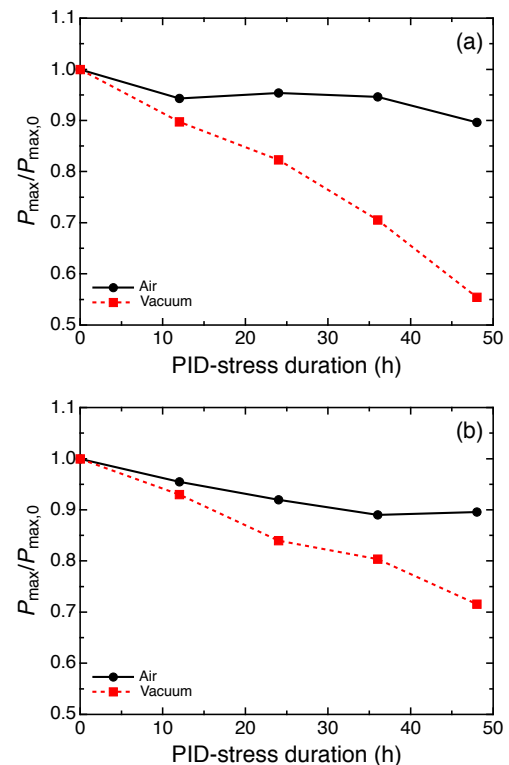


Fig. 1: Effect of evacuating the chamber in cell-level PID tests on the degradation behavior of the c-Si solar cells. Applied pressure: (a) 1.2 kPa and (b) 3.7 kPa.

謝辞: 本研究は NEDO の委託により実施された. p 型 c-Si セルをご提供いただいた産総研 FREA の高遠秀尚博士, 実験条件に際しアドバイスをいただいた産総研の棚橋紀悟博士, モジュール部材をご提供いただいた産総研の増田淳博士に感謝いたします.

参考文献: [1] P. Hacke *et al.*, Proc. 25th EU PVSEC, 2010, p. 3760, [2] D. Lausch *et al.*, IEEE J. Photovolt. **4**, 843 (2014), [3] S. Yamaguchi *et al.*, Sol. Energy **155**, 739 (2017).