

SAM 処理不要な p 型高分子半導体を用いた相補型有機集積回路

Complementary organic integrated circuit

using SAM processing free polymer p-type Semiconductor

山形大 ROEL¹, 三菱ケミカル株式会社²○竹田 泰典¹, 塩飽 黎¹, 早坂 和将¹, 村瀬 友英², 松井 弘之¹,関根 智仁¹, 熊木 大介¹, 時任 静士¹ROEL, Yamagata Univ.¹, Mitsubishi Chemical Corporation.²,○Yasunori Takeda¹, Rei Shiwaku¹, Kazuma Hayasaka¹, Tomohide Murase², Hiroyuki Matsui¹,Tomohito Sekine¹, Daisuke Kumaki¹, Shizuo Tokito¹

E-mail: y.takeda@yz.yamagata-u.ac.jp

【はじめに】 印刷法で作製された p 型と n 型有機トランジスタを組み合わせて構成される相補型集積回路の実現は、電子回路の簡素化や低消費電力化が見込めるため、低コスト RFID タグやセンサーの実現に向けた重要な課題である。我々は、p 型/n 型 OTFT の S/D 電極にそれぞれ異なる電極表面処理 (SAM 処理) を行うために、p 型/n 型の S/D 電極層を分離した積層構造で相補型集積回路を実現してきたが^[1]、プロセス数が増加してしまうという課題があった。本研究では、SAM 処理不要な高分子 p 型半導体を用いることで、同一平面上へ p 型/n 型の S/D 電極層を形成し、プロセス数を低減することに成功したので報告する。

【実験】 p 型と n 型 OTFT の S/D 電極を同一平面に形成した TGBC 構造を用いた。回路を構成する全ての電極は、銀電極をインクジェット印刷法により形成した。有機半導体には塗布成膜可能な p 型高分子半導体 (MOP-01, 三菱ケミカル株式会社)、n 型低分子半導体 (TU-3, フューチャーインク株式会社) を用い、疎水性バンクにより分離し、ディスペンサー装置を用いて形成した。また、有機半導体/電極界面の電極表面処理として、n 型には 4-MBT (4-Methylbenzenethiol) を用いて処理した。絶縁膜にはパリレン (diX-SR, KISCO) を用い、絶縁膜形成プロセス以外は全て印刷法を含む溶液法で形成した。

【結果】 作製した相補型インバータ回路の顕微鏡像とデバイス構造を Fig. 1 に示す。大気下、暗所で測定した p 型 OTFT は、移動度 $0.2 \text{ cm}^2/\text{Vs}$ 、閾値電圧 0.4 V 、n 型 OTFT は、移動度 $0.2 \text{ cm}^2/\text{Vs}$ 、閾値電圧 1.6 V を示した (Fig. 2)。インバータ特性は、駆動電圧 $2.5 \text{ V} \sim 10 \text{ V}$ で良好に駆動し、駆動電圧 10 V のときの最大ゲインは 8 を示した。これは積層構造で形成した相補型回路と同等の性能であり、SAM 処理が不要な p 型高分子半導体を用いたことによるものである。

[1] Y. Takeda et al., Adv. Electron. Mater. 1700313 (2017). Y. Takeda et al., Sci. Rep. 6, 34723 (2016).

(謝辞: 本研究の一部は、国立研究開発法人科学技術振興機構 (JST) の支援によって行われた。)

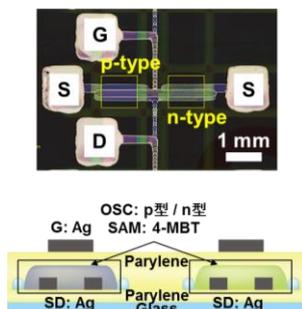


Fig 1. Microscopic image and Structure diagram of fabricated device

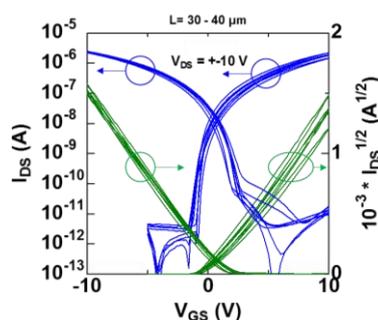


Fig 2. Transfer characteristics with channel length about $40 \mu\text{m}$.

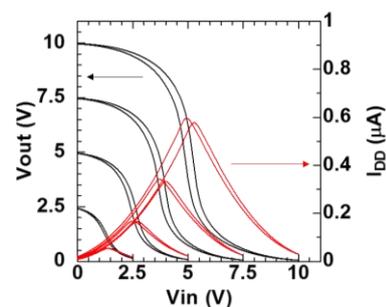


Fig 3. Input-Output characteristics of complementary inverter circuits.