

ニューロモルフィックハードウェアのための FeFET アナログメモリ

FeFET Analog Memory for Neuromorphic Hardware

九工大・生命体工¹, 産総研² ○森江隆¹, 原田將敬¹, 高橋光恵², 酒井滋樹²

Kyushu Inst. Tech.¹, AIST², ○T. Morie¹, M. Harada¹, M. Takahashi², S. Sakai²

E-mail: morie@brain.kyutech.ac.jp

本来,「ニューロモルフィック」とは, C. Mead が提唱した, 神経科学に基づいて神経細胞やネットワークのモデルを CMOS アナログ集積回路上で忠実に再現して, 生体神経回路が持つ超低消費電力性や高演算効率性を実現することを目指す研究分野であり, 厳密に言うと, 神経回路の仕組みにヒントを得るだけの「ニューロ・インスパイアード」とは異なった方向性であった. しかし, 近年の AI ブームに乗ってかなり拡大解釈されて, 脳や神経回路の仕組みを「比較的」忠実に真似たアナログハードウェアの意味合いで, 従来のノイマン型デジタル集積システムに対比するものとして用いられることが多くなってきた. 一方で, 脳の仕組みを忠実に真似ようとする「ブレインモルフィック」という言葉も現れている.

神経回路の仕組みを真似るためには, 少なくとも神経細胞の出力信号をスパイクパルスで表現する「スパイクングニューロン」モデルを用いなければいけない. これにも, 生体神経細胞のイオンチャネルの非線形動作を忠実に数式化することによって複雑なスパイク発火パターンを再現できる最も複雑な「ホジキン・ハクスレイ・モデル」から, 内部電位のしきい値処理のみでスパイクを生成する最も簡単な「積分発火型モデル」まで, 各種のモデルが提案されている. また, 神経細胞の結合部分であるシナプス部では, スパイク入力に対して重み付けをした応答を出力するだけでなく, シナプス前後の神経細胞のスパイク発火タイミングの差で結合重みを更新する「スパイクタイミング依存シナプス可塑性 (STDP)」と呼ばれる学習機能を実装する必要がある.

このような機能を実現する集積デバイスとしてアナログメモリ素子が必要であるが, それが実用化できなかったことが, これまでニューロモルフィックハードウェアがデジタルシステムの後塵を拝した最大の理由である. ここで必要なアナログメモリ素子はアナログ値を保持できるだけでなく, 学習機能を実現するために, アナログ記憶値を正負の微少量で更新できることが必要である. このようなアナログメモリ素子はほぼ必然的に不揮発性メモリ素子となる.

筆者の一人の森江は, 1990 年代にアナログメモリとして浮遊ゲートメモリ素子 (EEPROM) を研究し, それを用いたニューラルネットワーク LSI を開発している[1]. 近年, より実用化可能性の高い抵抗変化型メモリ (ReRAM) や強誘電体ゲート・トランジスタ (FeFET) などの不揮発性メモリ素子が開発されており, それらのアナログメモリ動作の可能性を検討している[2,3].

本講演では, 過去のアナログメモリ素子開発の経験を絡めながら, FeFET を中心に, ニューロモルフィックハードウェアのためのアナログメモリ素子の課題について議論する.

参考文献

- [1] T. Morie *et al.*, IEICE Trans. Electron., E80-C (1997) 990.
- [2] 原田他, 第 64 回応用物理学会 春季学術講演会, 14a-419-6, 05-032 (2017).
- [3] 原田他, 第 78 回応用物理学会 秋季学術講演会, 8p-C18-2, 12-454 (2017).