アナログスピンメモリ素子を用いた人工神経回路網

Artificial Neural Network Using an Analog Spin-Orbit Torque Memory Device

東北大通研ナノ・スピン実験施設 [1]，東北大 CSIS[2]，東北大 CSRN[3]，東北大 CIES[4]，東北大 WPI-AIMR[5]
○深見 俊輔 [1-4]，ウィリアム ボーダーズ [1]，アレクサンダー クレンコフ [1]，張 超亮 [1,2]，
サミック ダッタグプタ [1,3]，大野 英男 [1-5]
RIEC[1]/CSIS[2]/CSRN[3]/CIES[4]/WPI-AIMR[5], Tohoku Univ.,
○Shunsuke Fukami[1], William A. Borders[1], Aleksandr Kurenkov[1], Chaoliang Zhang[1,2],
Samik DuttaGupta[1,3], and Hideo Ohno[1-5]
E-mail: s-fukami@riec.tohoku.ac.jp

近年、脳の様式を情報処理に適用することで、従来のコンピュータでは実現が難しかった認識や判断などの複雑なタスクを効率的に処理することを目指した「人工知能」「脳型情報処理」などと呼ばれる分野が活況を呈している。ディープラーニングなどのアルゴリズムは既に社会の多くの場面で活用されており、また IBM 社の TrueNorth などのような脳型情報処理に特化したハードウェアも開発されている[1]。これらによって脳型情報処理の優位性の一端は実証されている。一方でこれまでに開発されている脳型情報処理用のハードウェアの設計思想の延長では、本来脳が持つ小型性（~1 リットル）や低消費電力性（~10 ワット）を実現ことは困難であり、技術的に大きな飛躍が必要である。脳により近いレベルの小型性、低消費電力性を実現するためには、ニューロンやシナプスなどの脳の構成要素により近い動作をする新概念の固体デバイス、および脳の内部のネットワークに近い回路・アーキテクチャを採用したハードウェアを構築する必要がある。

本講演では著者らが研究を進めているアナログスピンメモリ素子を人工シナプスとして用いて構築した人工神経回路網と、それを用いて行った脳型情報処理の原理実証について紹介する。用いたアナログスピンメモリ素子は反強磁性体と強磁性体の積層構造から構成され、スピン軌道トルクによって無磁場で磁化を反転でき、かつその反転量を印加する電流に応じてアナログ的に制御できる[2]。このアナログスピンメモリ素子 36 個を用いて構築した人工神経回路網を用い、連想記憶と呼ばれる脳型情報処理の代表的な動作の模擬実験を行った。多数回の試行の結果、用いたアナログスピンメモリ素子は脳におけるシナプスと同様に学習によってパターンを不揮発に記憶し、かつ不完全な入力に対しても元のパターンを想起する性能を有していることが確認された[3]。

本研究の一部は東北大通研の佐藤茂雄教授、堀尾喜彦教授のグループと共同で行ったものである。本研究の一部は科研費特別推進研究 17H06093、科学技術振興機構「産学共創プラットフォーム共同研究推進プログラム」、内閣府「革新的研究開発推進プログラム」の助成の下で行われた。

[1] P. A. Merolla *et al.*, Science **345**, 668 (2014).
[2] S. Fukami *et al.*, Nature Materials **15**, 535 (2016).
[3] W. A. Borders *et al.*, Appl. Phys. Express **10**, 013007 (2017).

© 2018年 応用物理学会