

YSZ 基板上 InGaN および InAlN 薄膜の成長と MISFET 応用

Epitaxial growth of InGaN and InAlN films on YSZ substrates and its application to metal-insulator-semiconductor field-effect transistors

東京大学生産技術研究所¹, JST-ACCEL²

○中村享平¹, 小林篤¹, 上野耕平¹, 藤岡洋^{1,2}

Institute of Industrial Science, The University of Tokyo¹, JST-ACCEL²

○K. Nakamura¹, A. Kobayashi¹, K. Ueno¹, H. Fujioka^{1,2}

E-mail: knakamur@iis.u-tokyo.ac.jp

【緒言】InN は化合物半導体の中でも高い電子移動度とピーク電子速度を示し、高速・高周波電子デバイスへの応用が期待されている。このような優れた電気特性を有するにも関わらず、エピタキシャル成長させた InN 薄膜は本質的に残留電子濃度が高く、InN をチャンネル層とした電界効果トランジスタ (FET) に関する報告例は限られている。[1-5] InN ベースの FET を正常に動作させる 1 つのアプローチとして、我々は InN チャンネルを 5 nm 以下に極薄膜化することで、シート電子濃度を低減させることを提案している。[1,4,5] 今回、我々はデバイス構造の自由度を高めるために、InN に Ga や Al を添加しバンドギャップエネルギーを増大させることで、チャンネル層となる薄膜の残留電子濃度低減を試みた。また、そうして得られた InGaN および InAlN 薄膜をチャンネル層とした MISFET が正常に動作することを報告する。

【実験方法】高温アニール処理を施し、表面を原子レベルで平坦化させた YSZ(111)を結晶成長用基板として用いた。InGaN、InAlN 薄膜は PSD 法で成長させた。薄膜の In 組成は原料のスパッタリング出力を精密に制御することでコントロールした。得られた薄膜を XRD, Hall 効果測定などで評価し、フォトリソグラフィ、電子線蒸着、リフトオフ、ドライエッチング等の通常のデバイスプロセスを経て、MISFET を作製した。ゲート絶縁膜には ALD 法で堆積した HfO₂ や PSD 法で堆積した AlN を用いた。

【結果と考察】InGaN および InAlN 薄膜は特定の温度以上では組成不均一性が顕著となり、単結晶薄膜が得られないことがわかった。また、InN に Ga や Al を添加するに伴い、単調的に電子濃度が減少していくことがホール効果測定で確認された。さらに、YSZ 基板上に成長した InGaN や InAlN をチャンネル層とした MISFET が通常の FET 理論に従う正常な動作を示すことも確認された。当日は、電気特性の詳細な In 組成依存性や、ゲート絶縁膜を変えた際の MISFET 特性の変化等について議論する予定である。

【参考文献】[1] M. Oseki, K. Okubo, A. Kobayashi, J. Ohta, and H. Fujioka, Sci. Rep. **4**, 3951 (2014). [2] Y.-S. Lin, S. Koa, C. Chan, S. S. H. Hsu, H.-M. Lee, and S. Gwo, Appl. Phys. Lett. **90**, 142111 (2007). [3] C. Zervos, A. Adikimenakis, P. Beleniotis, A. Kostopoulos, M. Kayambaki, K. Tsagaraki, G. Konstantinidis, and A. Georgakilas, Appl. Phys. Lett. **108**, 142102 (2016). [4] T. Itoh, A. Kobayashi, J. Ohta, and H. Fujioka, Appl. Phys. Lett. **109**, 142104 (2016). [5] K. S. Lye, A. Kobayashi, K. Ueno, J. Ohta, and H. Fujioka, Appl. Phys. Lett. **109**, 032106 (2016).

【謝辞】本研究の一部は JSPS 科研費・特異構造の結晶科学(JP16H06414)の助成を受けて行われたものである。