複数回ストレスを利用した特性ばらつき自己修復手法による SRAM データ保持電圧の最小化

Lowering data retention voltage in static random access memory array

by post-fabrication self-improvement of cell stability by multiple stress application

東大生研 〇水谷 朋子,竹内 潔,更屋 拓哉,小林 正治,平本 俊郎

IIS, Univ. of Tokyo [°]Tomoko Mizutani, Kiyoshi Takeuchi, Takuya Saraya,

Masaharu Kobayashi, and Toshiro Hiramoto

E-mail: mizutani@ nano.iis.u-tokyo.ac.jp

【はじめに】IoT 時代には,低電力無線インタフェースを実現するエネルギーハーベスト技術が期待されている. ハーベスタが生成する電力は環境をエネルギー源とするため,状況によりしばしば不安定になる. 従って, SRAM を安定に動作させるには,データ保持電圧 (DRV) ができるだけ低いことが望ましい.本研究では,ランダムしきい値電圧 (V_{TH}) ばらつきにより劣化した SRAM セルの安定性を向上させる「安定性自己修復技術」[1-4]において,ストレスを複数回に分けて印加する手法を提案し,さらに DRV を低下できること確認したので報告する[5].

【動作原理】一般に SRAM セルに情報を記憶させてから高い電源電圧を印加すると, ON 状態にあるセルト ランジスタの駆動力が BT ストレスにより選択的に弱くなり,記憶させた情報がより不安定になるようにセ

ルバランスが変化する. この性質を利用すると SRAM の 安定性(セルの対称性)を自己修復できる[1-4]. しかし ながら,この手法では,非対称性が大きなセルの安定性 は向上するが(Fig.1a),もともと対称性が良いセルは逆に 不安定になることがある(Fig.1b).本研究では,ストレス を複数回に分けて印加することで,安定なセルの安定性 を劣化させずに,不安定なセルの安定性を向上させるこ とを試みた.

【結果】実験には 65nm 技術で作製した FD SOTB 6T-SRAM DMA-TEG[6]を用い,全ビット (1kbit) にストレ ス (2.8V, 25°C) を 0.5 秒×3 回印加した. 当初の非対称性 が大きいセルではストレスを印加するごとに OFF 状態の pFET の $|V_{TH}|$ が単調減少したが (Fig.2a),対称性が良いセ ルではストレスを印加するごとに OFF 状態と ON 状態が 交互に入れ替わり, pFET, nFET の $|V_{TH}|$ の値が振動した (Fig.2b). これにより過剰な特性修正による,もともと安 定なセルの劣化が抑えられることが期待される。本手法 を,ストレスを 1.5 秒×1 回で印加した従来の手法と比較 した. Fig.3 はストレス印加前後の DRV の正規確率プロッ トである. 複数回に分けてストレスを印加した場合は, 最も悪いセルの DRV は 0.130V か 0.115V に減少した (Fig.3a). 一方,一回でストレスを印加した場合では,若 干の改善しかみられないことがわかった (Fig.3b).

【まとめ】ストレスを複数回に分けて印加する自己修復技術を提案し、SOTB SRAM セルを用いて、従来の一回でストレスを印加する手法と比較して DRV を減少できることを確認した.

【謝辞】本研究の一部は MEXT の支援を受けた.

【文献】[1] M. Suzuki el al., VLSI Tech., Symp., p. 148, 2009. [2] M. Suzuki el al., VLSI Tech. Symp., p. 191, 2010. [3] M. Suzuki el al., ISDRS, TP7-03, 2009. [4] T. Hiramoto el al., IEICE TE, vol. E96-C, No. 6, p. 759, 2013. [5] T. Mizutani et al., SSDM, p.245, 2017. [6] Y. Yamamoto et al., VLSI Tech., Symp., p. 212, 2013.







Fig.2 Examples of changes in measured V_{TH} at $|V_{ds}|$ =50 mV before stress, after the 1st stress, after the 2nd stress, and after the 3rd stress. (a) nFET and pFET in an unstable cell. (b) nFET and pFET in a stable cell.



Fig.3 Cumulative plots of measured DRV in 1k cells before and after stress. (a) Multiple stress. (b) Single stress.