深層学習を用いた画像認識システム向け

3D-TLC NAND 型フラッシュメモリ搭載 Value-Aware SSD

3D-TLC NAND Flash memory-based Value-Aware SSD

for Image Recognition System with Deep Neural Network

^O出口 慶明、 中村 俊貴、 竹内 健(中大理工)

°Yoshiaki Deguchi, Toshiki Nakamura and Ken Takeuchi (Chuo Univ.)

E-mail: deguchi@takeuchi-lab.org 4. 結論

<u>1. はじめに</u>

Solid-State Drive (SSD)では、10⁻¹⁵以下のエラー 率が求められ、誤り訂正符号が不可欠であった。 一方、深層学習を用いた画像認識システムでは、 データにビットエラーが生じてもエラーの発生 個所によっては認識精度が落ちない。本論文では、 データの重要性によって信頼性を変え、多くのエ ラーを許容する Value-Aware SSD[1]を提案する。

2. 深層学習を用いた画像認識システム

本論文では、顔認識システムとして OpenFace [2]を用いる。OpenFace では、はじめに深層学習 を用いて顔写真から特徴ベクトルを抽出し、32bit の浮動小数点で SSD に保存する。このとき、も し 2bit がエラーするならば、エラーが上位ビット であるほど値の変動が大きく、上位ビットが重要 であることがわかる(図 1)。提案の SSD では上位 ビットの信頼性を向上させ、認識率向上を図る。

3. Value-Aware Solid-State Drives (SSD)

提案の Value-Aware SSD では、2 つの手法を搭 載する。一つ目が Value-Aware Data Mapping (VADM)である(図 2)。1 セルに 3 ビットを保存す る Triple level cell (TLC) NAND 型フラッシュメモ リでは、8 つのしきい値電圧状態を制御し、Upper, Middle, Lower と呼ばれる 3 ページにそれぞれデ ータを保存する。従来のデータ割り当てでは、デ ータが切り替わる読み出し電圧の本数が 2 もし くは 3 本である(図 2(a))。ビットエラーはしきい 値電圧の変動で生じるため、本数が多いほどエラ ーが発生しやすい。そこで、提案の VADM では、 Lower に 1 本、Middle に 2 本、Upper に 4 本とな るようデータを割り当てることで Lower ページ の信頼性を向上させ、Lower ページに上位ビット を保存することで顔認識精度の低下を抑える。

次に、Critical Page Error Reduction (CPER)を図 3 に示す。データ保持時のエラーは、しきい値電 圧の低下によって発生する。そのため、VADM を 適用した Lower ページでは、図 3 中の"D"もしく は"E"状態から"C"状態への遷移でエラーが発生 する。CPER では"D"と"E"状態のセル数を減らし、 Lower ページの信頼性を更に向上させる。

図 4 に VADM と CPER を搭載した Value-Aware SSD の実測結果を示す。許容可能なエラー率は VADM のみで 3.7 倍、VADM と CPER を組み合 わせて 27 倍となった。このときのデータ保持時 間は、それぞれ 25 倍と 480 倍であった。 深層学習を用いた画像認識において、下位ビットのエラーは許容できることを利用した Value-Aware SSDを提案し、許容可能 BER は 27 倍、データ保持時間は 480 倍を達成した。

謝辞

本研究の一部は CREST/JST (グラント番号 JPMJCR1532)の助成により行われた。

参考文献

[1] Y. Deguchi et al., CICC, 2017, pp. 1-4.

[2] OpenFace https://cmusatyalab.github.io/openface/



