

Mg イオン注入を用いた縦型 GaN MOSFET の実現

Demonstration of vertical GaN MOSFET fabricated by Mg ion implantation

富士電機¹, 山梨大² ○田中亮¹, 高島信也¹, 上野勝典¹, 松山秀昭¹, 江戸雅晴¹, 中川清和²

Fuji Electric¹, Univ. of Yamanashi² ○Ryo Tanaka¹, Shinya Takashima¹, Katsunori Ueno¹, Hideaki

Matsuyama¹, Masaharu Edo¹, Kiyokazu Nakagawa²

E-mail: tanaka-ryou@fujielectric.com

[はじめに] GaN 系 FET は次世代の低損失パワースイッチング素子として期待されている。パワー用途でのスイッチングデバイスには絶縁ゲート駆動でノーモリーオフ型が望まれている。さらに縦型 MOSFET 実現に向けては、イオン注入により形成した p 型層の適用が好ましい。我々は、これまでに、Mg 注入 GaN 層上にて形成した横型 MOSFET のノーモリーオフ動作について報告した [1]。今回は、Mg イオン注入を用いて形成した縦型 MOSFET の特性について報告する。

[実験方法] +c 面 n-GaN 自立基板上 n-GaN エピ(Nd=5~7E15 cm⁻³)の一部(p ウェル領域)に、500 nm 深さまで 1×10^{18} cm⁻³ 濃度となる BOX プロファイルにて Mg をイオン注入し、1200~1400°C で活性化熱処理を行った。その後、n+ソース領域に Si をイオン注入し、1100~1300°C で活性化熱処理を行った。なお、一部のサンプルは、Mg 注入後に熱処理を行わず、Si 注入後に同時活性化熱処理した。ゲート絶縁膜として、TEOS を用いたリモートプラズマ CVD 法で SiO₂ 100 nm を成膜し、電極を形成して図 1 に示す縦型 MOSFET を作製した。フォトマスク上のチャンネル長 L_{ch} は 1~4 μm、ゲート長 L_g は 3~9 μm、ゲート幅は 100 μm とした。なお、Mg 注入層の横拡散幅は以前の検討から 400 nm 程度と想定されるが、考慮に入れていない。

[結果] 作製した縦型 MOSFET (L_{ch}=2 μm、L_g=3 μm) の I_d-V_d 特性を図 2 に示す。しきい値が約 9 V のノーモリーオフ MOSFET 動作が確認された。図 3 に、オン抵抗(V_d=1V、V_g=30V での微分抵抗)のチャンネル長依存性を示す。抵抗はチャンネル長に比例しており、設計寸法で素子特性を制御可能であることが確認できた。詳細については当日議論する。

[謝辞] 本研究の一部は、総合科学技術・イノベーション会議の SIP (戦略的イノベーション創造プログラム) 「次世代パワーエレクトロニクス」(管理法人: NEDO) によって実施されました。

[1] 高島他 第 78 回応用物理学会秋季学術講演会 7p-S22-6 (2017).

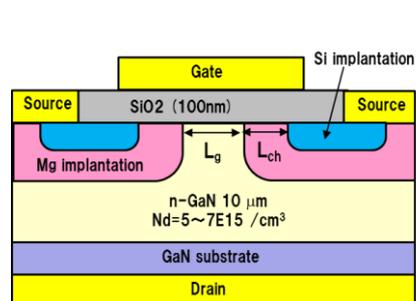


Fig.1. Fabricated vertical GaN MOSFET by Mg implantation.

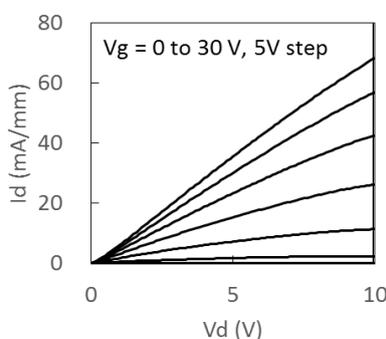


Fig.2. I_d-V_d characteristics of fabricated vertical MOSFETs

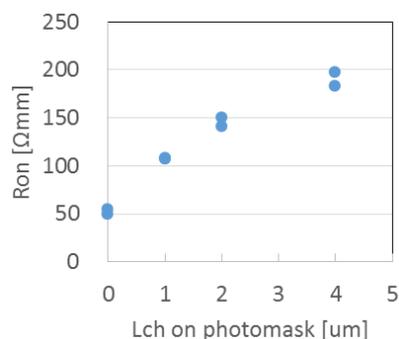


Fig. 3. R_{on}-L_{ch} characteristics of fabricated vertical MOSFETs