SiC パワーデバイス研究開発の最新動向

Recent Research and Development of SiC Power Devices

°野口宗隆

三菱電機(株) 先端技術総合研究所

°**Munetaka Noguchi**
Advanced Technology R&D Center, Mitsubishi Electric Corporation
E-mail: Noguchi.Munetaka@dh.MitsubishiElectric.co.jp

SiC はパワーデバイスとして Si よりも優れた物性を有することから、近年、パワーエレクトロニクス機器の高効率化、小型化のため、SiC パワーデバイスの導入が進められてきた。SiC パワーデバイスは家電から電力機器まで幅広い用途に用いられ、三菱電機ではこれらのニーズに対応するため、600 V から 3.3 kV 超の耐圧を有する SiC-MOSFET および SiC-SBD を開発してきた。さらに、パワーモジュール技術と融合することで、3.3 kV 耐圧 SiC-MOSFET を搭載した SiC パワーモジュールを開発し、世界で初めてフル SiC パワーモジュールを搭載した車両用駆動用インバータを製品化した[1]。現在では、SiC パワーデバイスの低抵抗化、小型化、使いやすさの向上を目指した研究開発を進めている。その事例を紹介する。

素子の使いやすさの向上には、短絡耐量の向上が重要であるため、ソース抵抗内蔵 SiC-MOSFET を開発した。チャネル抵抗の温度依存性を抑制するため、ソース領域を分割し、その間に低濃度の n 型領域を形成した。本構造により、オン抵抗を維持しつつ、短絡耐量の向上が可能となる[2]。

素子の小型化を実現するため、SBD 内蔵 SiC-MOSFET を提案し、動作実証を世界で初めて行った[3]。SiC-MOSFET の各ユニットセル内に SBD を形成すると、ボディーダイオードを動作させず、SBD に高密度の通電が可能となる。従来の SiC-SBD を単体で外付けする手法と比べ、SiC-SBD と SiC-MOSFET をあわせた総活性領域面積を低減できる。本構造を 3.3 kV 耐圧および 6.5kV 耐圧 SiC-MOSFET へ適用すると、総活性領域面積は各々およそ 1/2 および 1/4 へ低減する[4]。

更なる SiC パワーデバイスの高性能化にも取り組んでいる。トレンチ型 SiC-MOSFET では、ゲート酸化膜電界を緩和するための p 型保護層を接地した構造を開発し、狭ピッチ化を可能とする JFET 領域の濃度最適化を行った[5]。また、SiC-MOSFET の大きな課題であるチャネル抵抗の低減に向け、基礎的な評価を実施し、SiC MOS 反転層での電子散乱機構を実験的に明らかにした[6]。

この研究の一部は、国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) の助成事業として実施したものである。

[1] K. Hamada *et al.*, Jpn. J. Appl. Phys. **54**, 04DP07 (2015).

[2] H. Hatta *et al.*, abst. of ICSCRM2017, TH.D1.4 (2017).

[3] S. Hino *et al.*, Mater. Sci. Forum **897**, 477 (2016).

[4] K. Kawahara *et al.*, abst. of ICSCRM2017, TU.D2.8 (2017).

[5] Y. Kagawa *et al.*, Mater. Sci. Forum **821-823**, 761 (2015).

[6] M. Noguchi *et al.*, IEEE Int. Electron Devices Meet. 2017, 219 (2017).

© 2018年 応用物理学会