

Ga-Sn-O 薄膜を用いた抵抗変化型メモリの室温作製

Room Temperature Fabrication of Resistive Switching Memory Using Ga-Sn-O Thin Film

龍谷大 杉崎 澄生 田中 遼 倉崎 彩太 松田 時宜 木村 睦

Ryukoku Univ, °Sumio Sugisaki, Ryo Tanaka, Ayata Kurasaki,

Tokiyoshi matsuda, and Mutsumi kimura

E-mail: t17m017@mail.ryukoku.ac.jp

1. はじめに

抵抗変化型メモリは素子に電圧を印加し抵抗値の変化を記録するデバイスであり、抵抗変化膜を電極で挟んだシンプルな構造である。この抵抗変化膜にトランジスタ動作が確認されている In-Ga-Zn-O などに代表されるアモルファス酸化物半導体(AOS)を用いることでトランジスタとメモリを搭載したフレキシブルデバイスの作製が可能となる。また、AOS は均一性が高く、三次元化構造、液滴プロセスで作製可能なことから脳型集積システムのシナプス素子に要求される高集積度かつ、低コストを満たしているためシナプス素子としても応用可能である。本研究では、抵抗変化層にトランジスタ動作が確認されており、In を含まない Ga-Sn-O(GTO)を採用した[1]。また、電極にはアルミニウムを使用した、Al/GTO/Al 構造の抵抗変化型メモリを作製し評価を行った。

2. デバイス構成

今回、作製したクロスポイント型の抵抗変化型メモリの構造を図 1 に示す。この抵抗変化型メモリの作製方法を下記に示す。まず、熱蒸

着法により下部電極を縦方向に成膜した。次に、GTO 薄膜を酸化ガリウムと酸化スズを Ga:Sn=1:3 で混合した 2 インチの焼結セラミックターゲットを使用し RF マグネトロンスパッタリングを用いて成膜した。成膜条件は成膜時間 3 min、投入電力 60 W、ガス流量比 Ar/O₂=20/1 sccm、成膜圧力 5.0 Pa とした。最後に、下部電極と同様に熱蒸着法で上部電極を横方向に成膜した。この電極の大きさは 150 μm の正方形である。

3. 実験結果及び考察

今回、作製した素子に 400 回繰り返し、書き込みと削除を行った I-V 特性を図 2 に示す。図 2 から 400 回の繰り返し、書き込みと消去を行ってもメモリとしての機能を確認することができる。400 回目の 1 V での低抵抗と高抵抗の値はそれぞれ 12 kΩ、2.8 kΩ であり On/off 比は 4.8 であった。

[1] T. Matsuda et al., Scientific Reports. 7 44326 (2017).

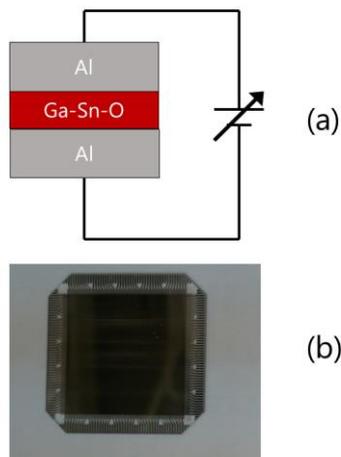


図 1 GTO 薄膜デバイス

(a)断面の簡略図 (b)デバイスの写真

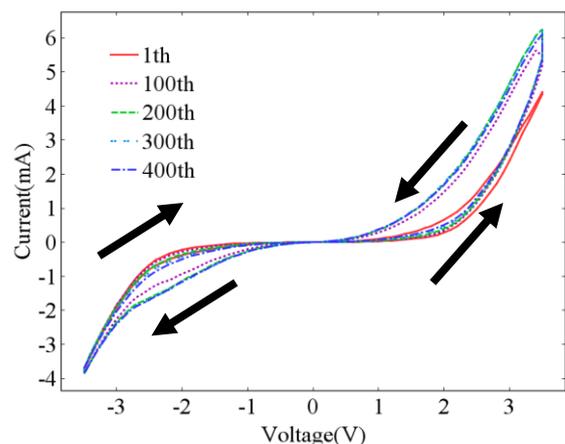


図 2 デバイスの電流-電圧特性