

第一原理計算による積層構造が生み出す SiC/SiO₂ 界面における 新たなタイプの界面準位

Ab initio calculations on novel interface states caused by the stacking sequence in SiC/SiO₂ interfaces

東大院工 °松下 雄一郎, 押山 淳

The Univ. of Tokyo, °Yu-ichiro Matsushita, Atsushi Oshiyama

E-mail: matsushita@ap.t.u-tokyo.ac.jp

現在、炭化ケイ素 (SiC) は、その優れた電子特性からパワー電子デバイス材料として注目されている。SiC におけるもう一つの注目すべき点は、自然酸化膜として SiO₂ を持つという利点であり、電界効果トランジスタ (MOSFET) へと利用することができる。SiC パワーデバイスはすでに市場に出回っている一方、デバイス性能は理論値とは大きく異なることが知られている。具体的には、SiC-MOS デバイスの電子移動度は SiC バルクの 10%未満でしかなく[1]、この理由は SiC / SiO₂ 界面における高い界面準位密度によるものと考えられる。特に、バルク伝導帯の最小値 (CBM) よりも 0.3eV 未満の界面/界面準位がデバイスの性能にとって深刻な影響を及ぼすことが知られている[1]。しかし、その界面準位の特定にはまだ達していない。

本研究では、CBM 近傍の電子構造において、界面における積層構造が決定的な影響を及ぼすこと、また新たなタイプの界面準位を誘起することを明らかにした。4H-SiC (0001) 表面を layer-by-layer で酸化することを考えると、界面における SiC サイドの積層構造としては2つの可能性がある: 1 つは cubic 界面 (BCBA-stacking/ SiO₂) であり、もう 1 つは hexagonal 界面 (ABCB-stacking/ SiO₂)。これらの2つの界面構造に加えて、stacking-fault を含んだもう1つの stacking-fault 界面 (ABCA-stacking/ SiO₂) も検討した。実際、このようなスタッキング変換は SiC 表面で実験的に観測されている[2]。

我々の計算結果から、界面における積層構造は、(4H-) SiC のバルク CBM-0.3eV から CBM+1.2eV の間のエネルギー領域において界面準位を誘発することが分かった [3]。つまり、Hexagonal 界面では、CBM より 1.2eV 高い界面準位を生じ、一方、積層欠陥界面では、CBM より 0.3eV 低い界面準位が観察された。これは、SiC の CBM の波動関数の特殊性[4]に由来することを明らかにした。さらに、我々は、hexagonal 界面から積層欠陥界面への構造変化のエネルギー障壁を計算した。計算されたエネルギー障壁は、表面原子あたり 0.8eV であることが分かった[3]。界面近傍の積層構造によって制御されるこの新しいタイプの界面状態は、SiC 材料自体に本質的なものである[4]。

[1] T. Kimoto and J. A. Cooper, *Fundamentals of Silicon Carbide Technology* (John Wiley & Son Singapore, 2014).

[2] U. Starke, J. Schardt, J. Bernhardt, M. Franke, and K. Heinz, *Phys. Rev. Lett.* **82**, 2107 (1999).

[3] Y.-i. Matsushita and A. Oshiyama, *Nano Letters* **17**, 6458 (2017).

[4] Y.-i. Matsushita and A. Oshiyama, *Phys. Rev. Lett.* **112**, 136403 (2014).