

オンチップ光回路に向けた微結晶シリコンの光学特性評価

Investigation in microcrystalline silicon waveguide for on-chip photonic active devices

東工大¹, 産総研² ○(M2) 近藤 優一郎¹, 武井 亮平², 庄司 雄哉¹, 水本 哲弥¹, 亀井 利浩²

Tokyo Tech.¹, AIST.², ○(M2) Yuichiro Kondo¹, Ryohei Takei², Yuya Shoji¹, Tetsuya Mizumoto¹,

Toshihiro Kamei²

E-mail: kondo.y.aq@m.titech.ac.jp

はじめに

近年, LSI チップ内の処理容量とそれに伴う消費電力の爆発的な増加が問題となっている. その対策の一つとして, I/O の電気配線を光配線で代替することが挙げられる. 光配線はシリコンフォトニクス技術により製作されるため, CMOS プロセスと高い互換性を有し, オンチップでの電気・光融合回路の実現が期待される. しかし, Back-end-of-line (BEOL) プロセスでは温度の制限が 400°C であり, 900°C 程度を要する従来のプロセスは適用できない. そこで, 当研究では, 微結晶シリコン($\mu\text{c-Si:H}$)に着目している. $\mu\text{c-Si:H}$ は微結晶とアモルファスシリコン(a-Si:H)から成る化合物であり, PECVD によって低温(250°C)で結晶成長させることができる[1, 2]. また, $\mu\text{c-Si:H}$ は a-Si:H と比較して導電率が高く, 能動素子への応用も期待される. 我々はオンチップ光能動素子への応用へ向けて, $\mu\text{c-Si:H}$ の通信波長帯における光学特性評価を行った.

実験方法

シリコンを用いた光能動素子は, p-n ダイオード構造により構成されるものが主である. その際, キャリアの緩和過程を把握しておくことは重要になる. そこで, ポンプ・プローブ法を用いて, $\mu\text{c-Si:H}$ 導波路 (幅 450 nm, 高さ 220 nm) 中のキャリアの寿命を測定した. ポンプ光は 1530nm, プローブ光には 1550nm の連続光を用いた. ポンプ光はパルス変調(パルス幅 20ns, 繰返し周期 500ns)し, EDFA でピークパワーを約 3W まで増幅した. これらの光を 3dB カップラで合波して $\mu\text{c-Si:H}$ 導波路に入力し, 透過したプローブ光を BPF で抽出, オシロスコープで波形を観測した. このとき, ポンプ光

により励起された自由キャリアにより, プローブ光が減衰する応答が観測される. 応答の回復波形からキャリアの緩和時間を推定することができる.

測定結果

比較のため, 結晶シリコン(c-Si)導波路と $\mu\text{c-Si:H}$ 導波路で同様の測定を行った. キャリア寿命は c-Si $6.9 \pm 0.3\text{ns}$, $\mu\text{c-Si:H}$ $8.1 \pm 0.2\text{ns}$ であった. キャリア寿命の有意差が認められない理由として, $\mu\text{c-Si:H}$ の粒界が水素終端されキャリア再結合に寄与していないことが考えられる. また, $\mu\text{c-Si:H}$ は面直方向に柱状に成長することから, その方向の移動度は c-Si のものと大差ない可能性がある. 導波路は扁平な断面であるため, 垂直方向のキャリア緩和と表面再結合が支配的であったことも考えられる.

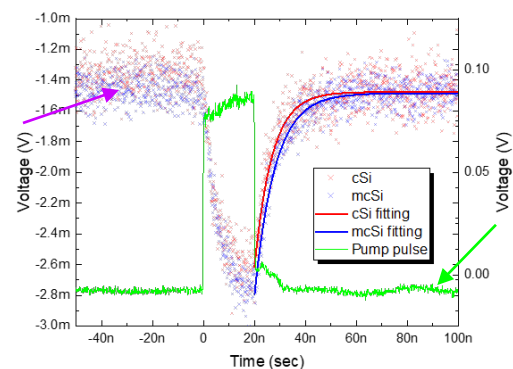


Fig. 1. Measured carrier recovery of c-Si and $\mu\text{c-Si:H}$.

謝辞 本研究は, JST CREST #JPMJCR15N6 および #JPMJCR18T4, 科研費 #19H02190 の支援により行われた.

参考文献

- [1] A. Matsuda, Journal of Non-Crystalline Solids **59-60**, 767-774 (1983).
- [2] R. Takei, et al., Appl. Phys. Express, **5**, 082501 (2012).