

## N 極性 GaN HEMT 作製プロセスにおけるプラズマダメージの低減 Reduction of plasma damage in N-polar GaN HEMT fabrication process

東工大<sup>1</sup>, 住友電気工業<sup>2</sup>, °早坂 明泰<sup>1</sup>, 青沼 遼介<sup>1</sup>, 堀田 航史<sup>1</sup>, 金井 七重<sup>1</sup>,  
眞壁 勇夫<sup>2</sup>, 吉田 成輝<sup>2</sup>, 宮本 恭幸<sup>1</sup>

Tokyo Tech<sup>1</sup>, Sumitomo Electric Industries, Ltd.<sup>2</sup>, °A. Hayasaka<sup>1</sup>, R. Aonuma<sup>1</sup>, K. Hotta<sup>1</sup>, N. Kanai<sup>1</sup>

I. Makabe<sup>2</sup>, S. Yoshida<sup>2</sup>, Y. Miyamoto<sup>1</sup>

E-mail: hayasaka.a.aa@m.titech.ac.jp

### 1. はじめに

SiやGaAsを用いた電子デバイスでは、バンドギャップに起因する物性限界のため、高出力、高周波動作ができない。そのため、GaNのようなワイドバンドギャップ材料が用いられている。高性能化が期待される構造として、N極性GaN HEMT<sup>[1]</sup>がある。N極性GaN HEMTは、抵抗が高いAlGaN（電子供給層）を介さずに2DEGへのコンタクトを取れ、電子供給層の厚みを任意に設計できるので、低抵抗化、高電子濃度化に有利な可能性がある。一方で、N極性GaN HEMTは、プラズマや熱によってダメージを受けやすく、作製過程でシート抵抗が大きく劣化してしまうことを確認した。そこで、作製後のHEMTに対してアニールを行い、特性の変化を測定した。

### 2. HEMT の製作

N 極性 GaN HEMT を以下の手順で製作した。ALD により、パッシベーション層として、SiO<sub>2</sub> を 22nm 堆積した。Ti/Al/Ti/Au ソース、ドレイン電極とアライメントマークを形成し、アニールを行った<sup>[2]</sup>。ICP-RIE によりアイソレーションを行った後、SiO<sub>2</sub>パッシベーション層を除去し、ALD により GaN チャネル上に Al<sub>2</sub>O<sub>3</sub> ゲート絶縁膜を 17nm 堆積<sup>[3]</sup>した。続いて Pd/Au ゲート電極を形成した。製作した HEMT の構造を Fig.1 に示す。また、同一基板上に CTLM を形成し、CTLM 法を用いてコンタクト抵抗率とシート抵抗の測定を行った。

### 3. 結果

まず、パッシベーション層を持たない N 極性 GaN HEMT<sup>[4]</sup>に対し、シート抵抗劣化の原因の考察と、アニールによるデバイス特性の変化の測定を行った。本デバイスのソースドレイン電極形成後のシート抵抗は 2000 Ω/□程度であったが、アライメントマークの形成にスパッタを用いない GaN HEMT では、800 Ω/□程度であった。また、絶縁膜を堆積しない GaN HEMT においても、アイソレーション後に本デバイスと同程度のシート抵抗の劣化を確認した。これらのことから、アライメントマーク形成に用いたスパッタや、アイソレーションに用いた ICP-RIE によるプラズマにより、チャネルがダメージを受け、シート抵抗が劣化したと考えられる。一方で、N<sub>2</sub> 雰囲気中、300°C、3 時間のアニールにより、本デバイスのシート抵抗は 6700 Ω/□から 2400 Ω/□まで回復した。ICP-RIE によるダメージがアニールにより修復されたと考えられる。ゲート長 1.8 μm、ソースドレイン間距離 5.4 μm の HEMT のアニール前後の I<sub>D</sub>-V<sub>G</sub>, G<sub>m</sub>-V<sub>G</sub> 特性を Fig.2 に示す。アニール前のオン電流 (V<sub>DS</sub> = 5V, V<sub>GS</sub> = 0V) は 77.6 mA/mm、オフ電流 (V<sub>DS</sub> = 5V, V<sub>GS</sub> = -12V) は 1.50 × 10<sup>-5</sup> mA/mm、相互コンダクタンスの最大値は 19.2 mS/mm、オフ電圧は -11.6V、しきい値電圧は -7.51V、オン抵抗は 375 Ωであった。アニール後のオン電流 (V<sub>DS</sub> = 5V, V<sub>GS</sub> = 6V) は 299 mA/mm、オフ電流 (V<sub>DS</sub> = 5V, V<sub>GS</sub> = -8V) は 5.93 × 10<sup>-8</sup> mA/mm、相互コンダクタンスの最大値は 70.9 mS/mm、オフ電圧は -7.6V、しきい値電圧は -3.46V、オン抵抗は 117 Ωであった。アニールにより、電流や相互コンダクタンスが改善し、オフ電圧としきい値電圧が 4V 程度シフトした。

### 4. まとめ

パッシベーション層を持たない N 極性 GaN HEMT<sup>[4]</sup>に対し、作成過程における、シート抵抗劣化原因の考察と、アニールの効果の確認を行った。

### 謝辞

この成果は、国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) の委託業務の結果得られたものです。

### 参考文献

- [1] M H. Wong et al., Semicond. Sci. Technol. 28, (2013) 074009.
- [2] T. Hashizume et al., Appl. Phys. Exp. 11, (2018) 124102.
- [3] K. Hotta et al., IWN, ED12-2, 2018.
- [4] 早坂明泰, 第 66 回応用物理学会春季学術講演会, 9p-M121-13, 2019.

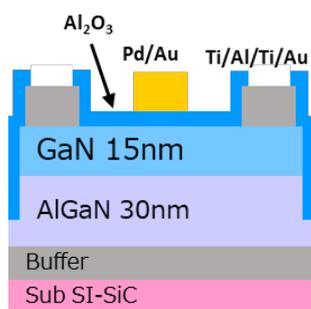


Fig.1 Schematic of N-polar GaN HEMT.

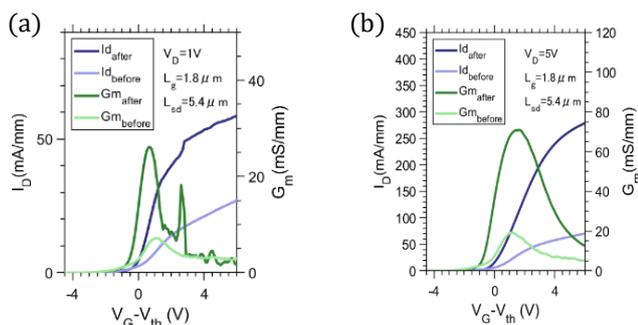


Fig.2 Change of the DC characteristics by annealing.

(a) V<sub>D</sub> = 1V (b) V<sub>D</sub> = 5V