プラズマ誘起欠陥の発生と修復 ～欠陥抑止半導体プラズマプロセスにむけ～

Plasma-induced defects ~ towards defect-free semiconductor plasma processing ~

産総研 太陽光発電研究センター，○布村 正太，坂田 功，松原浩司
AIST RCPV, °Shota Nunomura, Isao Sakata, Koji Matsubara
E-mail: s.nunomura@aist.go.jp

最先端半導体デバイスの作製には、成膜、エッチング、表面処理等の工程でプラズマプロセス技術が広く採用されている。デバイスの性能は、デバイス内の欠陥によって律速され、これらの欠陥はプラズマプロセスにより生じる（図１参照）。従って、プロセス中の欠陥の発生のメカニズムを理解し、低欠陥プロセスを開発することが必要である。また、プロセス時に発生した欠陥は、通常、アニール処理によって修復される。しかしながら、欠陥の種類、材料やデバイス構造によって欠陥の修復は異なる。従って、欠陥の修復過程を理解し、最適なアニール温度や時間を設定することも重要である。

本講演では、プラズマプロセス下の半導体材料の欠陥の発生と修復ついて、最近の研究を紹介する。水素(H_2)プラズマ、アルゴン(Ar)プラズマ、シラン(SiH_4)プラズマを結晶シリコン(c-Si)もしくは水素化アモルファスシリコン(a-Si:H)に照射し、欠陥の発生と修復をモニタリングする目的で、光電流を実時間その場計測した。[1]。

一例として、c-Si 上の a-Si:H 成長及び熱アニール中の光電流の時間発展を図２に示す[2]。本プロセスは、シリコンヘテロ接合型太陽電池の表面パッシベーションに一部該当する。実験では、放電をパルス化(10s)し、成膜を６回に分け、各成膜にて a-Si:H 膜を 3nm ずつ成長させた。図２(a)より、成膜時に光電流が減少し欠陥が発生することが示される。一方、成膜後のアニール時に光電流は増加し欠陥が修復することが示される。また、最初の極薄膜(3nm)の成長では、アニール後にも関わらず光電流が低いことから、基板の Si 内に欠陥が発生すること、さらに、成長した極薄膜内に多くの欠陥が存在することが示唆される。図２(b)の c-Si に対する H_2 プラズマ照射実験[3]、図２(c)のガラス基板上 a-Si:H 成長時の結果については講演で紹介する。

本研究は、科研費（課題番号 15K04717 & 18K03603）の助成及び NEDO の支援を受け実施されました。この場を借りて関係各位に感謝申し上げます。

[1] S. Nunomura *et al.*, *Phys. Rev. Appl.* **10**, 054006 (2018).
[2] S. Nunomura *et al.*, *Appl. Phys. Express.* **12**, 051006 (2019).
[3] S. Nunomura *et al.*, *AIP Adv.* **9**, 045110 (2019).

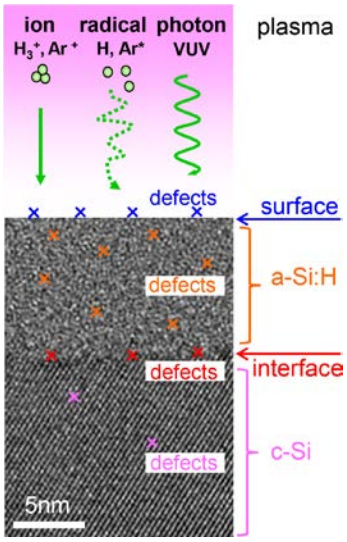

図１（左側） プラズマプロセス下の欠陥の発生。

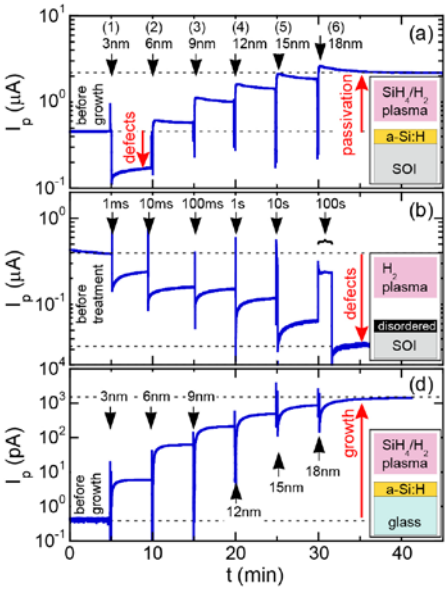

図２（右側） プラズマプロセス及びアニール中の光電流の時間発展の測定例。(a)c-Si 上 a-Si:H 成長時。(b) H_2 プラズマ照射下の c-Si。(c) ガラス基板上 a-Si:H の成長。