

硬 X 線、軟ガンマ線半導体イメージャに向けた 多チャンネル、低雑音 ASIC の研究開発

Development of a multi-channel and low noise analog ASIC for Si/CdTe imagers

○ 河村 天陽¹、織田 忠¹、武田 伸一郎¹、渡辺 伸²、池田 博一²、高橋 忠幸¹

(1. 東京大学 Kavli IPMU, 2. JAXA/ISAS)

○ Tenyo Kawamura¹, Tadashi Orita¹, Shin'ichiro Takeda¹, Shin Watanabe²,
Hirokazu Ikeda², Tadayuki Takahashi¹

(1. Kavli IPMU, University of Tokyo, 2. ISAS/JAXA)

E-mail: tenyo.kawamura@ipmu.jp

我々はこれまで、硬 X 線、軟ガンマ線に対して高い検出効率を持つテルル化カドミウムをセンサに用いたイメージャの開発を進めてきた。そのなかで、センサからの信号読み出しにあたり、海外メーカーと共同で ASIC の開発を行うと同時に、独自に回路を設計する路線でも ASIC の開発を積み上げてきた。これは、動作保証された回路ブロックを IP として確保し、それを活用することで、様々なセンサに最適な ASIC の回路設計を効率的に行えるようにするためである。

本研究では、テルル化カドミウム 両面ストリップ型検出器 (CdTe DSD) の開発に向けて、多チャンネル、低雑音読み出し ASIC KW04H64 の回路設計を行った。この ASIC は、64 本の読み出しチャンネルを持ち、各チャンネルにプリアンプ、ポールゼロキャンセレーション、二種類のシェーパー、コンパレータ、サンプルホールド、そして AD 変換の回路が搭載されている。タイミング測定用のシェーパーでは、後続するコンパレータが自身のチャンネルでのイベントの有無を判定し、エネルギー測定用のシェーパーは、ホールドされた後、ウィルキンソン型の AD 変換によって波高値が測定される。読み出しはイベント駆動で行われ、データの出力に関してはイベントのあったチャンネルのみデータを出力するスパースモードを備えている。KW04H64 では新たに、タイミング測定用のシェーパーに対しても波高値を AD 変換できるようにした。これはベースラインを調整する際に活用できる。

KW04H64 は、SPICE シミュレーションでは、 $31\text{ e}^-+5.1\text{ e}^-/\text{pF}$ という雑音特性が得られている。このような低雑音特性を実現するため、現在、回路動作に関連するパラメータの調整を行っている。また、ASIC 単体での性能評価に加え、CdTe DSD(図 1)を動作させ、線源のスペクトルを正しく取得できることを確認した。本講演では、CdTe DSD の開発状況について、雑音性能に焦点を置き報告を行う。

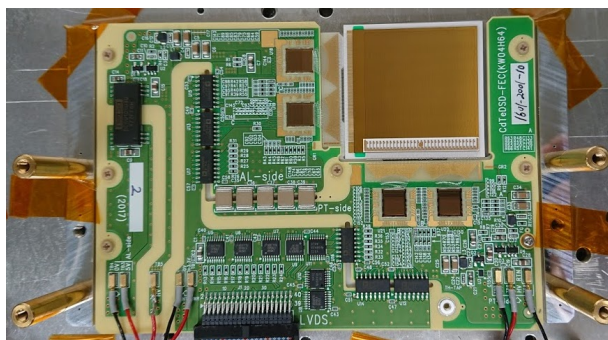


図 1: CdTe DSD。256 本の電極があり、64 本の読み出しチャンネルを持つ KW04H64 を四つ使用している。