

HfO₂ 強誘電体トンネル接合メモリの書き換えサイクル特性向上

Improvement of Endurance for HfO₂-based Ferroelectric Tunnel Junction Memory

○山口まりな、藤井章輔、株柳翔一、上牟田雄一、井野恒洋、
中崎靖、高石理一郎、市原玲華、齋藤真澄

東芝メモリ株式会社 メモリ技術研究所 デバイス技術研究開発センター

Device Technology R&D Center, Institute of Memory Technology R&D, Toshiba Memory Corporation

E-mail: marina1.yamaguchi@toshiba.co.jp

近年、薄膜強誘電体 HfO₂ を用いたトンネル接合メモリ (Ferroelectric Tunnel Junction, FTJ) が、次世代不揮発メモリの候補の一つとして注目されている。我々はこれまでに試作した HfO₂ FTJ において、nA オーダでの低電流動作、整流性などの優れた性能を実証してきた[1]。HfO₂ FTJ は優れたメモリ性能が確認されている一方、高信頼化が課題である。Fig.1 に、HfO₂ FTJ の書き込み消去サイクル特性を示す。HfO₂ FTJ は典型的に、百回程度の書き込み消去サイクルの後にリセットシーケンス中にセルが破壊する。サイクル測定時に発生するセル破壊は、書き込み消去ストレスにより発生した SILC (Stress Induced Leakage Current) がリセット状態に重畳され、分極反転が完了した後であっても読み出し電流がリセット状態の基準電流以下にまで到達できないことが原因である[2]。したがって、HfO₂ FTJ のサイクル特性向上には SILC の抑制が必要である。本研究では、サイクル動作方式の改良による SILC 抑制を検討した。Fig.2 に、HfO₂ FTJ に対して、サイクル測定時のリセット電圧と同じ極性の負電圧 (V_{neg}) を印加し続ける Unipolar stress 下での SILC の時間発展と、負電圧と微小な正電圧 (V_{pos} , $V_{\text{pos}} < V_{\text{neg}}$) を交互に印加する Bipolar stress 下での SILC の時間発展を比較した結果を示す。Fig.2 より、微小な正電圧を印加すると SILC が回復することが見出された。従来の書き込み消去サイクル測定のリセットシーケンスは、負のパルス電圧と正のリード電圧をセルに交互に与え、読み出し電流がリセット状態の基準電流に到達するまで負のパルス電圧を $V_{\text{step}}=0.1\text{V}$ ステップで増大させる測定方法を用いている。従来の測定方法よりも、リード電圧すなわち微小な正電圧の印加回数を増やすために、 $V_{\text{step}}=0.02\text{V}$ に変更してサイクル特性が改善するかを調べた。Fig.3 に示す通り、新シーケンスを用いることで従来の約3倍の書き換え耐性が実証された。Fig.3 で確認されたサイクル特性の改善は、サイクルストレスにより生成された欠陥が微小な正電圧の印加によって修復され、SILC 増大が抑制されたことに由来すると考えられる。したがって、HfO₂ FTJ のサイクル特性の向上には欠陥生成の抑制が重要であり、欠陥生成のし難い膜開発によりさらに向上する可能性があると言える。良質な膜開発と同時に、強誘電体 HfO₂ の欠陥生成/回復メカニズムの詳細理解も必要である。

[1] S. Fujii et al., Symp. on VLSI Tech., (2016) pp.148-149.

[2] 山口まりな他, 第66回応用物理学会春季学術講演会 10p-W631-7 (2019)

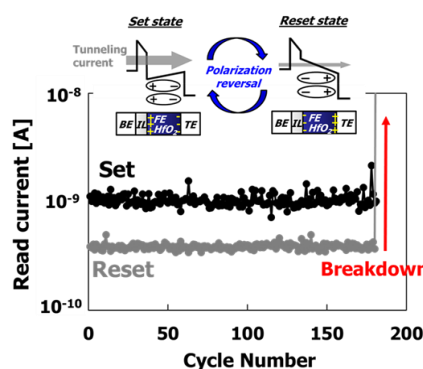


Fig.1 Typical set/reset cycling endurance of the HfO₂ FTJ.

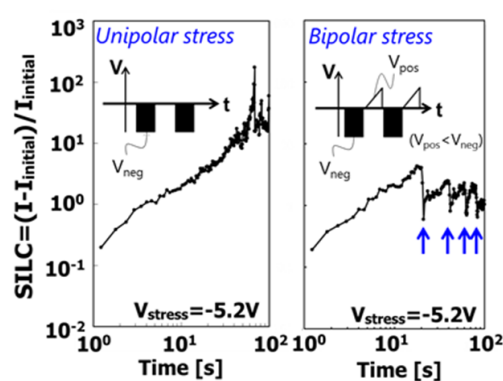


Fig.2 Time evolution of SILC during unipolar stress and bipolar stress.

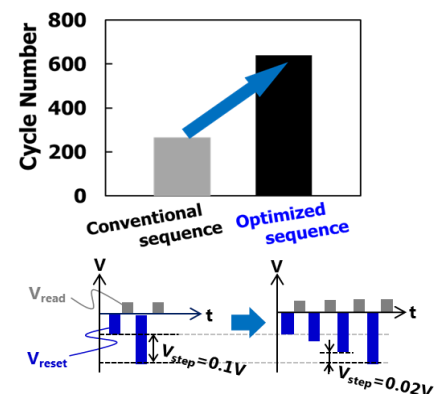


Fig.3 Cycling endurance improvement by using optimized sequence.