

SiC パワーデバイスを支える薄膜・表面技術

Thin Film Technology for SiC Power Devices

京大工¹ ○木本 恒暢¹

Kyoto Univ.¹, °Tsunenobu Kimoto

E-mail: kimoto@kuee.kyoto-u.ac.jp

はじめに SiC は次世代の高耐圧・低損失パワー半導体として注目されている。長年の基礎研究を経て、耐圧 600~3300V、定格電流 10~100A 級の SiC パワーMOSFET とショットキー障壁ダイオードの量産が始まり、情報機器用電源、太陽電池用パワコン、産業用モータ、電車、電気自動車等に搭載されて省エネ効果を実証している。SiC パワーデバイス実用化に際して、活性層を形成するエピタキシャル成長とパワーMOSFET の中核となる酸化膜形成がキーテクノロジーであることは言うまでもない。本報告では、SiC パワー半導体のエピタキシャル成長と酸化膜形成に注目し、その基礎技術、物理的理解、および今後の課題について概説する。

SiC エピタキシャル成長 SiC パワーデバイスの作製には、低濃度ドーピングされた比較的厚膜のエピタキシャル成長が必須である。成長時の C/Si 比を高め、成長圧力を下げることによって、無添加成長層の不純物密度を 10^{13} cm^{-3} にまで低減できている。高濃度ドーピングは n 型、p 型共に問題なく、 $30 \mu\text{m/h}$ の高速成長も実用水準に達している。点欠陥密度も 10^{12} cm^{-3} あるいはそれ以下と十分低い。一般に、SiC ウェハ中に存在する転位はエピ成長層に貫通する。当初、これらの貫通転位が SiC デバイスの性能(耐圧やリーク電流)と信頼性に悪影響を与えることが懸念されたが、現在の SiC ウェハの転位密度(約 $3,000 \text{ cm}^{-2}$)では、転位起因の影響は無視できるほど小さいことが判明した。IGBT や pin ダイオードなどのバイポーラデバイスでは基底面転位に起因する劣化現象が確認されているが、その抑制技術が確立されつつある(ユニポーラデバイスではこの劣化現象は発生しないので、早期に実用化が進んだ)。一方、主にエピタキシャル成長初期に生成されるマクロ欠陥や積層欠陥が、数こそ少ないものの($0.3 \sim 1 \text{ cm}^{-2}$)、デバイスの初期不良を引き起こすことが知られている。100 A 以上の大容量デバイスを高い歩留まりで作製するには、これらのマクロ欠陥をさらに減らすことが重要である[1]。

SiC MOS 構造の形成 熱酸化あるいは堆積により SiO_2 膜を形成した後、NO あるいは N_2O により界面窒化を施す技術が SiC パワーMOSFET 製造の標準技術となっている。しかし、界面窒化により界面準位密度を大幅に低減できるものの、依然として MOS 界面近傍には高密度の界面準位と酸化膜トラップが存在しており、SiC パワーMOSFET の性能と信頼性を制限している。例えば、通常用いられる(0001)面上の MOSFET では、ゲート電圧で誘起された電子の大半が伝導帯近傍の界面準位に捕獲されて不動となり、ドレイン電流を低下させることが知られている(教科書的な解析により算出される「チャネル移動度」は真の移動度ではない)。反転層内の電子の散乱過程を解析するため、MOS-Hall 効果測定が行われ、重要な知見を与えている[2,3]。並行して、SiC MOS 界面近傍の欠陥を低減するために、様々な実験的トライアルや計算科学によるアプローチが行われている。近年、単なるプロセス開発ではなく、酸化界面で生じる物理/化学現象の制御に着目した取り組みが増えており[4]、その成果が期待される。また、トレンチ MOSFET で重要となる(11 $\bar{2}$ 0)あるいは(1 $\bar{1}$ 00)面上の MOS 構造は欠陥が少なく比較的良好な特性が得られる[5]など、SiC MOS 構造は学術的にも工業的にも興味深い学際分野を提供している。反転層内のキャリア輸送機構だけでなく、原子レベルでの SiC 酸化過程の理解や界面構造の解明なども今後の重要な課題である。

[1] T. Kimoto and J.A. Cooper, *Fundamentals of Silicon Carbide Technology* (Wiley, 2014), Chapter 4.

[2] T. Hatakeyama et al., APEX **10**, 046601 (2017). [3] M. Noguchi et al., *Tech. Digest of IEDM 2017*, 9.3.

[4] T. Hosoi et al., APEX **11**, 091301 (2018).

[5] S. Nakazawa et al., IEEE TED **62**, 309 (2014).