

III-V/Si ハイブリッド SOA 高効率動作に向けた 光学利得の熱抵抗依存性検討

Thermal Resistance Dependence of Optical Gain in III-V / Si Hybrid SOA for High Efficiency Operation

宮寄 隆之^{1*}、御手洗 拓矢¹、Moataz Eissa¹、雨宮 智宏^{1,2}、西山 伸彦^{1,2}

[○]Takayuki Miyazaki¹, Takuya mitarai¹, Moataz Eissa¹,
Tomohiro Amemiya^{1,2}, and Nobuhiko Nishiyama^{1,2}

東京工業大学 電気電子系¹, 科学技術創成研究所²、

Dept. of Electrical and Electronic Engineering¹, Institute of Innovative Research (IIR)²,
Tokyo Institute of Technology

1. はじめに

大規模な光集積回路の実現に向けた有効なアプローチとして Si プラットフォーム上への III-V 族半導体集積が注目を集めている。我々は、直接接合技術を用いた III-V/SOI ハイブリッドデバイスを提案している[1]。これまでにハイブリッドレーザの他、ハイブリッド光増幅器(SOA)を作製し、測定を行っているが、わずかな kA/cm^2 での利得飽和が観測され、我々は熱抵抗が主な原因であると考えている[2]。今回、ハイブリッドレーザの光学利得について熱抵抗依存性に関する解析を行ったので、ご報告する。

2. 設計と計算結果

Fig. 1 我々が最終的に作製を検討している素子の構造を示す。導波路高さ 220 nm、リブ高さ 30 nm、幅 0.5-4 μm (利得調整のため複数の設計を有する)の Si 導波路を形成した SOI 基板上に、III-V 族半導体を直接接合した構造となっている。活性層は、一般的には偏波無依存化のためバルク活性層が用いられることが多いが、シリコンプラットフォーム上の PIC では、偏波が TE モードに固定されているため GaInAsP/InP 歪補償 5 層量子井戸を導入している。

Si の熱伝導率は $130 \text{ W/m}^2\text{K}$ であるのに対して、BOX 層に用いられている SiO_2 の熱伝導率は $1.3 \text{ W/m}^2\text{K}$ と二桁程度下回っている。そのため、活性層から Si 基板への排熱が難しく、利得飽和を引き起こしている。**Fig. 2** にそれを解決するため検討している放熱構造を示す。作製素子に放熱構造を導入することにより、熱抵抗を 20 K/W まで低減できる。

本報告では利得と熱抵抗の関係を得るため、まず半導体シミュレータにてある温度での利得曲線を求めた後、電流密度—電圧特性を仮定し、熱抵抗の値を利用して各電流密度での内部温度を計算し、その温度と電流密度での利得を決定しプロットした。

Fig.3 に電流密度に対する材料利得の計算結果を示す。電流密度の増加に伴い、材料利得も増加するが高い熱抵抗では少ない電流密度でピークを持つ。20K/W 程度に熱抵抗を下げることで 15 kA/cm^2 以上でも利得を維持できることが分かった。これより、Fig.1 に示した構造を実現すれば十分な利得を持つ SOA を実現できることが分かった。

謝辞: 本研究の一部は新エネルギー・産業技術総合開発機構 (NEDO), JST ACCEL (JPMJAC1603), JST CREST (JPMJCR15N6), JSPS 科研費 (#16H06082, #17H03247) の援助により行われた。

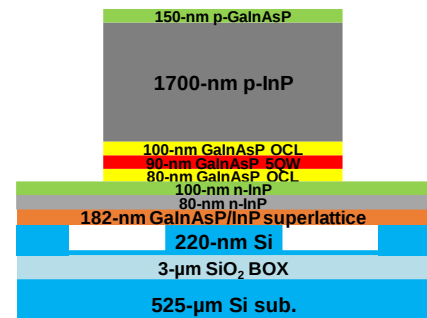


Fig. 1 The structure of GaInAsP/SOI hybrid structure.

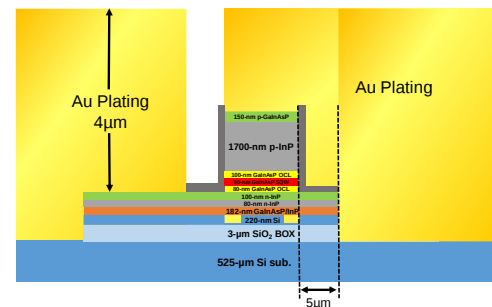


Fig. 2 The proposed structure for thermal resistance reduction.

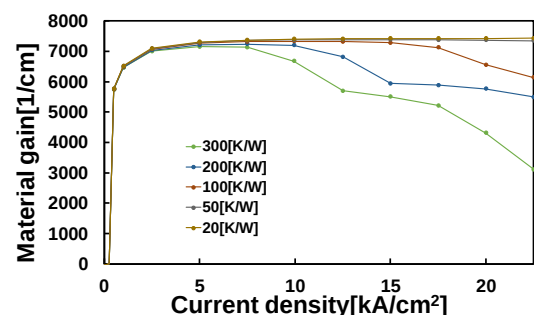


Fig. 3 Optical gain under various thermal resistance.

参考文献

- [1] Y. Hayashi *et al.*, Jpn J. Appl. Phys. 52, 060202 (2013).
- [2] J. Suzuki *et al.*, LQE2017-43, vol.117, no.265 pp.13-18 (2017).