テーパー構造を用いないハイブリッド MOS 型光位相シフタの検討

Numerical analysis of taper-less hybrid MOS optical phase shifter

◦大野　修平，　李　強，　高木　信一，　竹中　充 (東大院工)

◦Shuhei Ohno, Qiang Li, Shinichi Takagi, and Mitsuru Takenaka (The University of Tokyo)

E-mail: ohno@mosfet.t.u-tokyo.ac.jp

【はじめに】深層学習などの計算処理を高速化するため、シリコン導波路による大規模光集積回路を用いたコンピューティング技術が注目を集めている[1]。この光集積回路に適した光位相シフタとして、熱光学位相シフタに比べ超低消費電力で動作し、高速動作も可能なハイブリッド MOS 型光位相シフタを提唱し、深層学習応用に向けた研究に取り組んでいる[2-4]。この光位相シフタは、Fig. 1 に示すように薄膜の化合物半導体(InGaAsP)がゲート絶縁膜である Al_2O_3 を介してシリコン導波路上に貼り合わされた構造となっている。光位相シフタ部とシリコン導波路を結合損失なく接続するためには、化合物半導体層にモード変換用のテーパー構造を必要とするが、テーパー長が片端で 50 μm 程度必要となり、素子小型化の妨げとなっている。テーパー長の短尺化あるいは完全にテーパーを不要とするには、化合物半導体の薄層化が有効である。一方、化合物半導体を薄層化すると光閉じ込め低下による変調効率の悪化が懸念される。しかし、ハイブリッド MOS 型光位相シフタでは MOS 界面でのキャリア蓄積を用いており、10 nm 程度の膜厚でも変調は可能である。本研究では MOS 型光位相シフタにおける化合物半導体層の厚さと結合損失との関係と、化合物半導体層を薄くすることによる光位相シフタの変調効率への影響をそれぞれ数値解析し、テーパーレス構造の実現可能性を検討したので報告する。

【挿入損失の計算】シリコン導波路から MOS 型光位相シフタへの光伝搬シミュレーションを、化合物半導体層の厚さを[2, 3]で用いられている 110 nm から 10 nm 刻みで薄くしながら FDTD 法によって行い、得られる透過率からそれぞれの構造における挿入損失を計算した。シリコン導波路と光位相シフタは Fig. 1 のような構造を想定した。化合物半導体層膜厚と挿入損失との関係を Fig. 2 に示す。従来の 110 nm の膜厚では、テーパーを用いないと 0.4 dB の損失が発生してしまう。一方、膜厚が 30 nm 以下になると挿入損失は 0.05 dB 以下になることが分かった。光位相シフタの入出力合わせての挿入損失でも 0.1 dB 以下が実現可能であり、挿入損失の観点からテーパーレス構造が可能であると言える。

【変調効率の計算】次に上記のシミュレーションと同様に化合物半導体層を薄くしながら、光位相シフタの変調効率を解析した。化合物半導体層膜厚と変調効率との関係を Fig. 3 に示す。酸化膜層の酸化膜換算膜厚(EOT)は 5 nm とし、キャリアが蓄積されることによる化合物半導体の屈折率変化は[2]を参考にした。化合物半導体層の厚さが 30 nm のときの変調効率は、110 nm の場合に比べておよそ 2.5 倍低下するが、それでも 0.12 Vcm 程度の変調効率が得られることが分かった。以上より、テーパー構造を用いなくても、化合物半導体層を 30 nm まで薄くすることで、挿入損失を全体で 0.1 dB 以下にしつつ、高い変調効率を維持した MOS 型光位相シフタが実現可能であることが分かった。

【謝辞】本研究の一部は国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)からの委託により実施した。

【参考文献】

[1] Y. Shen et al., Nat. Photon., **11**, 441 (2017).
[2] J.-H. Han et al., Nat. Photon., **11**, 486 (2017).
[3] Q. Li et al., Opt. Express, **26**, 26 (2018).
[4] M. Takenaka et al., J. Light. Technol., **37**, 1474 (2019).

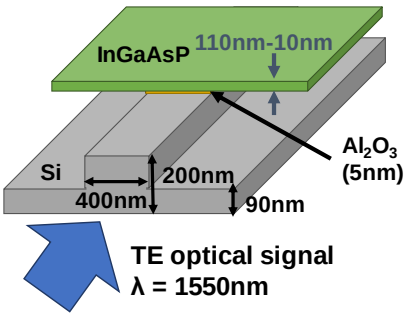

Fig. 1: Schematic of simulation for calculation of insertion loss of III-V/Si hybrid MOS phase shifter.

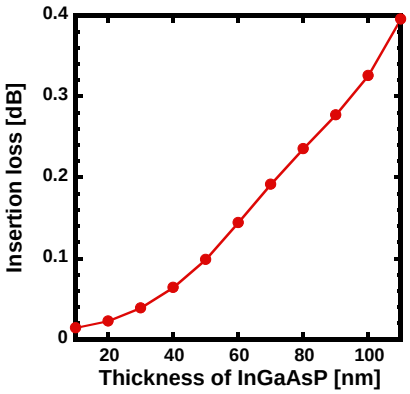

Fig. 2: Simulated relationship between thickness of InGaAsP and insertion loss of hybrid MOS phase shifter.

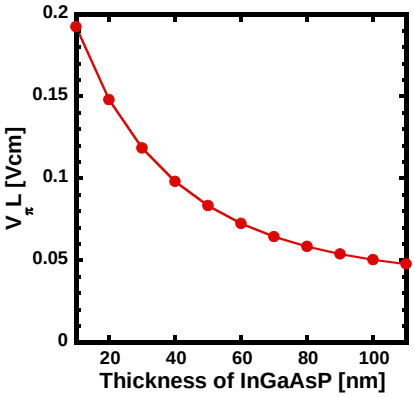

Fig. 3: Simulated relationship between thickness of InGaAsP and modulation efficiency of hybrid MOS phase shifter.

© 2019年 応用物理学会