

コンダクタンス法を用いた Si 系絶縁膜に形成された プラズマ誘起欠陥密度の定量評価

Quantitative Analysis of Plasma-induced Defect Density in Si-based Dielectric Films

Using Conductance Method

京大院工 °久山 智弘, 占部 継一郎, 江利口 浩二

Kyoto Univ., °Tomohiro Kuyama, Keiichiro Urabe, Koji Eriguchi

E-mail: kuyama.tomohiro.23x@st.kyoto-u.ac.jp

【はじめに】半導体プラズマプロセスでは、加工中に材料表面に高エネルギーイオンが入射し、材料表面近傍に欠陥（プラズマ誘起欠陥）が形成される[1]。特に、絶縁膜のエッチング中の欠陥形成は、絶縁膜の絶縁性および信頼性寿命を劣化させる[2-4]。これまで絶縁膜中の固定電荷型欠陥に対し、容量電圧 ($C-V$) 特性の評価が進められてきた。しかしながら、集積回路の消費電力を支配するリーク電流増加に寄与する浅い準位の欠陥（電子捕獲・放出型欠陥）評価は不十分であった。そこで我々は等価回路モデルを用いたコンダクタンス法による表面欠陥層 (Fig. 1(a)参照)でのリーク電流増加解析手法を提案した[5]。本発表では、コンダクタンス ($G_p/\omega-f$) 曲線解析を発展させた Si 系絶縁膜中の欠陥面密度および電子捕獲放出時定数の定量的解析手法を提案する。

【実験】本実験の概念図を Fig. 1(a)に示す。n 型 Si 基板上的熱酸化 SiO₂ 膜（光学膜厚約 110 nm）を、誘導結合型プラズマ (Ar, He ガス, 2.7 Pa) に曝露した。サンプル表面への平均入射イオンエネルギーは約 400 eV である。プラズマ曝露前後の各 SiO₂ 膜 (Ref., Ar-dam., He-dam.) からなる MOS 構造 (Hg/SiO₂/Si) を作製し、 $C-V$ 特性および $G_p/\omega-f$ 特性[5]を取得した。さらに、表面プラズマ誘起欠陥領域に対し、欠陥密度と時定数を最適化したモデルを用いて詳細に解析した。

【結果及び考察】Figure 1(b)に変調周波数 100 Hz~1 MHz の時の $C-V$ 曲線を示す。Ar-dam.と比較して He-dam.の方が、 $C-V$ 曲線の V_{FB} シフトが大きい。また、Fig. 1(c)に連続準位モデルを用いたコンダクタンス法で $G_p/\omega-f$ 曲線を解析した結果を示す。この図において、縦軸は電子捕獲・放出型欠陥の面密度、横軸はその時定数を示す。Figure 1(c)より、Ar-dam.では He-dam.より多くの電荷捕獲・放出型欠陥が形成されたことが分かる。つまり、「He-dam.では固定電荷型欠陥」、「Ar-dam.では電子捕獲・放出型欠陥」が選択的に形成されることが分かる。これらの違いは、質量の違いによるイオン侵入長の違いや欠陥構造の電子状態の違いが、欠陥の時定数やエネルギー準位形成機構に影響するためと我々は考えている。

【おわりに】 $C-V$ 解析とコンダクタンス法に基づいたモデル解析を組み合わせた本手法は、Si 系絶縁膜中のプラズマ誘起欠陥の（回路設計で重要な）電気的構造の同定に有効であると言える。

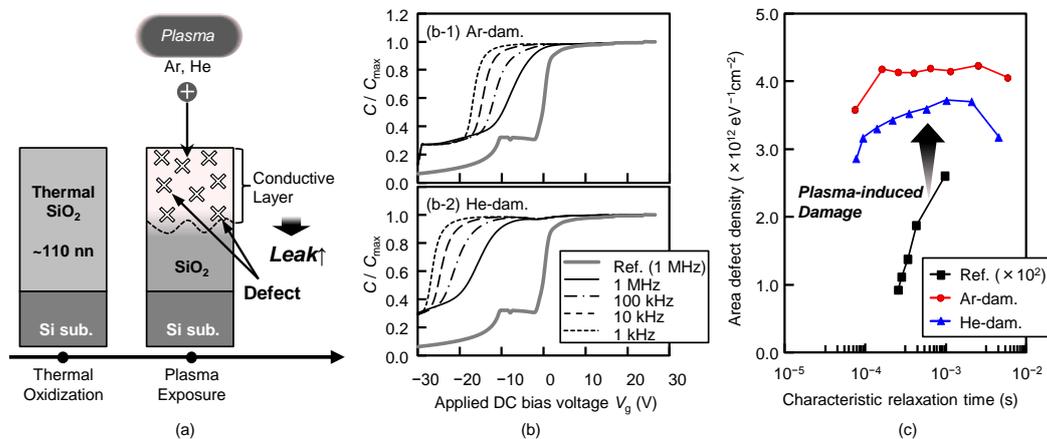


Figure 1 (a) Schematic of process flow and defect creation during plasma exposure (b) Obtained $C-V$ curves for Ref. and damaged samples. (c) Area defect density as a function of characteristic relaxation time.

参考文献 [1] K. Eriguchi, Jpn. J. Appl. Phys. **56**, 06HA01 (2017). [2] N. Suzumura et al., IEEE IRPS 3A.4.a (2014). [3] K. Shinohara et al., Jpn. J. Appl. Phys. **56**, 06HD03 (2017). [4] T. Kuyama and K. Eriguchi, Jpn. J. Appl. Phys. **57**, 06JD03 (2018). [5] 久山智弘 他, 第 66 回応用物理学会春季学術講演会 11p-W641-2 (2019).