スパッタ法と硫黄雰囲気アニールで成膜した高いホール効果移動度を持つ層状 ZrS_2 膜

High-Hall effect mobility of layered ZrS_2 film using sputtering and sulfur vapor annealing

東工大、°濱田昌也、松浦賢太朗、宗田伊理也、星井拓也、角嶋邦之、筒井一生、若林整

Tokyo Institute of Technology, °M. Hamada, K. Matsuura, I. Muneta, T. Hoshii, K. Kakushima, K. Tsutsui and H. Wakabayashi E-mail: hamada.m.af@m.titech.ac.jp

【背景】層状 ZrS_2 膜は二次元半導体遷移金属ダイカルコゲナイドの一つであり、シリコンに近い適度なバンドギャップ（単層 1.08 eV [1]）と高い移動度（1,200 $cm^2V^{-1}s^{-1}$ [2]）を持つことから低消費電力 IoT デバイス等への応用が期待される。層状 ZrS_2 膜を産業応用するには大面積かつ均一に成膜する手法が必要であるが、機械的剥離法や chemical vapor deposition (CVD)などではそのような成膜は報告されていない。先行研究ではスパッタ法によって原子層状半導体の一つである MoS_2 膜を cm オーダーの SiO_2 基板一面に成膜することに成功しており[3,4]、硫黄雰囲気中でアニール処理を施すことによって結晶性と電気特性が向上することが報告されている[5,6]。そこで今回はスパッタリング法と硫黄雰囲気アニールを用いた層状 ZrS_2 膜の成膜について調査した。

【方法】SiO_2(400nm)/n-Si 基板上に、ZrS_2 膜 (5 nm) を RF パワー 70 W, 基板温度 200 - 400°C, 圧力 0.55 Pa でスパッタ法により堆積後、アニール装置内で硫黄粉末を蒸発させて 700°C, 40 分間加熱処理を行った。

【結果】Fig. 1 に ZrS_2 膜の TEM 画像を示す。結晶粒径は小さいものの、層状 ZrS_2 膜が SiO_2 基板に成長していることがわかる。Fig. 2 に ZrS_2 膜のホール効果移動度とキャリア密度のスパッタ時基板温度依存性を示す。基板温度の上昇に伴いホール効果移動度は増加し、かつキャリア密度が減少しており、400°C の時に 1,250 $cm^2V^{-1}s^{-1}$ と 8.5 x 10^{17} cm^{-3} を達成した。これは基板温度の増加によって基板表面における ZrS_2 粒子のマイグレーションが促進されて結晶性が向上したためと考えられる。

【まとめ】当グループは世界で初めてスパッタ法と硫黄雰囲気アニールを用いて層状 ZrS_2 膜を成膜し 1,250 $cm^2V^{-1}s^{-1}$ の高い移動度を達成した。今後は FET による特性評価を行う。

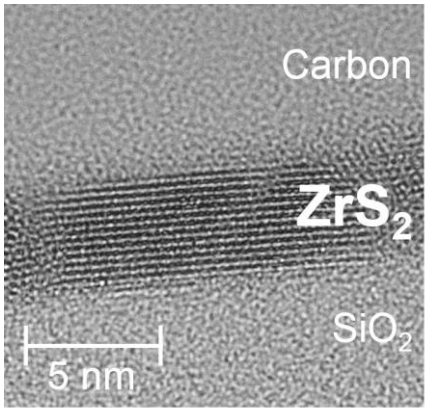

Fig. 1. Cross-sectional TEM image of sputtered ZrS_2 film on SiO_2.

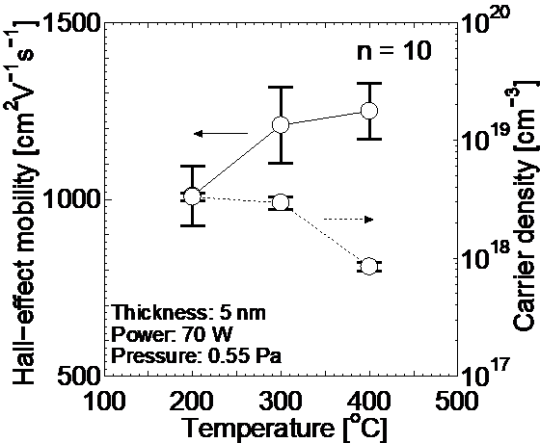

Fig 2. Hall-effect mobility and carrier density of sputtered ZrS_2 film depending on substrate temperature.

【謝辞】本研究の一部は JST CREST (JPMJCR16F4), 及び JST COI (JPMJCE1309)の助成を受けたものである。

【参考文献】

[1] Y. Guo, *et al.*, *Appl. Phys. Lett.*, 108, 233104 (2016).
[2] W. Zhang, *et al.*, *Nano Res.*, 7(12), 1731 (2014).
[3] T. Ohashi, et al., *Jpn. J. Appl. Phys.*, 54 (2015).
[4] T. Sakamoto, *et al.*, *S3S conference*, 15.6 (2018).
[5] K. Matsuura, *et al.*, *J. Electron. Mater.*, 47, 7 (2018).
[6] M. Hamada, *et al.*, *S3S conference*, 15.7 (2018).

© 2019年 応用物理学会