

陽極酸化アルミニウムを用いた In-Ga-Zn-O 薄膜トランジスタの低温作製

Low temperature fabrication of In-Ga-Zn-O thin film transistor with anodic-Al₂O₃高知工科大¹, 総研² ^{○(M1C)}森海¹, 是友大地¹, 河野守哉¹, 古田守^{1,2}Kochi Univ. of Technology,¹ Center for Nanotechnology, Research Institute, Kochi Univ. ofTechnology,² ^{○(M1C)}Marin Mori¹, Daichi Koretomo¹, Moriya Kono¹, Mamoru Furuta^{1,2}

E-mail: 235049y@gs.kochi-tech.ac.jp

【背景概要】 In-Ga-Zn-O(IGZO)に代表されるアモルファス酸化物半導体薄膜トランジスタ(TFT)は、アモルファス Si に比べ、低いリーク電流、優れた大面積均一性を有し、室温成膜が可能であり、チャンネル材料として盛んに研究が行われている[1]。本研究グループでは、IGZO 成膜時の水素添加がキャリア抑制剤として作用する事を立証しており、150°Cでの駆動が可能である[2]。従来、ゲート絶縁膜には CVD 法により成膜された二酸化ケイ素が用いられているが、CVD 法では約 400°Cの高温が必要であり、フレキシブルデバイスに向けた応用が難しい。本研究で使用する酸化アルミニウムは二酸化ケイ素と比べ、高誘電率で、陽極酸化により室温形成が可能なゲート絶縁膜であり、今回 TFT を作成する上で、全てのプロセスを 150°C以下で行うことを試みた。

【実験内容】本研究では、4inch の石英基板上にゲート絶縁膜として室温で陽極酸化を用いて酸化アルミニウムを成膜し、その上にチャンネル層として RF マグネトロンスパッタリング法により室温で In:Ga:Zn:O=1:1:1:4 (atm%)を成膜した。チャンネル保護膜として SU-8 を用いて、その後ソース・ドレイン電極(Mo/Al/Mo)を形成し、ボトムゲート型 IGZO TFT を作製した。TFT は大気雰囲気下で 150°C1 時間のポストアニールを行い電気特性・信頼性を評価した。

【実験結果】図 1 に酸化アルミニウムゲート絶縁膜 60nm、IGZO1114 チャンネル層を 45nm で作製した IGZO-TFT の 7 つの I-V 伝達特性を示す。S 値が平均 0.14(V/dec)、閾値は 0V 付近となり、また、基板上に同時に作製した複数の TFT の特性のバラツキが少ないことから、高い再現性、均一性を持ち合わせていると考えられる。図 2 は、ゲート電圧にストレス印加を V_{stress}=5V、5000 秒間行った正バイアスストレス信頼性試験結果である。正シフトが 1V 未満に抑えられており、ストレス信頼性が高いことが確認できた。これらの結果より 150°C以下の低温プロセスで作製した TFT の駆動が可能であることが示唆された。

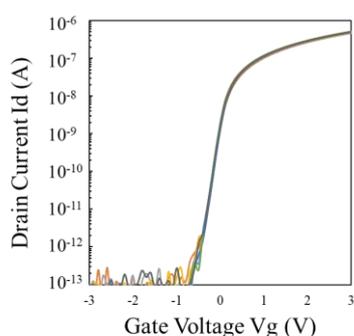


Fig.1 Seven TFTs I-V characteristics

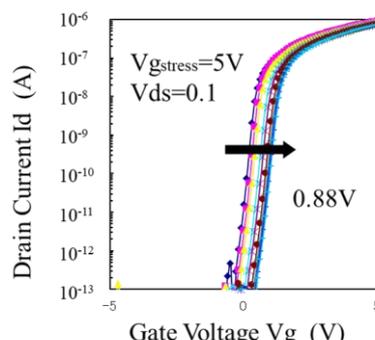


Fig.2 Positive bias stress test

【参考文献】 [1] Nomura, Kenji, *et al.*, Nature**432**.7016 (2004): 488

[2] S.G.Mehadi Aman *et al.*, Appl. Phys. Express **11** 081101 (2018)