

Si デバイスにおける絶縁膜信頼性と水素

Influence of Hydrogen on Reliability in Si Devices

東芝メモリ㈱ メモリ技術研究所

〇三谷 祐一郎, 関 春海, 中崎 靖

Institute of Memory Technology Research & Development, Toshiba Memory Corporation,

〇Yuichiro Mitani, Harumi Seki, Yasushi Nakasaki

E-mail: yuichiro.mitani@tohsiba.co.jp

シリコンデバイスにおける絶縁膜の信頼性、特に CMOS/Logic のゲート酸化膜やフラッシュメモリのトンネル酸化膜の信頼性と水素の関係は長い間議論がなされてきている。一般的に水素は、シリコンデバイスの製造工程後半でアニール（フォーミングガスアニール）により意図的に導入され、ゲート酸化膜やトンネル酸化膜の界面の欠陥を修復し（シリコン他の未結合手を終端）、パフォーマンスを向上させる [1]。一方で、デバイス動作中にそのパフォーマンスが悪化するの（信頼性劣化）、このような意図的に入れた水素あるいは意図せずに製造工程中に入りこんだ水素が関連するとも言われている[2,3]。しかし、このような信頼性に関与する水素を直接的に観測することは難しく、未だ推測の域を脱したとは言えない状況である。そこで、間接的ではあるが実験的に水素の寄与を調べる[4,5]あるいは理論計算で[6]、水素起因の信頼性劣化の機構解明が試みられてきた。

それらの実験や理論計算から、シリコン酸化膜の界面および膜中の水素結合（Si-H 結合）が電圧（電界）やキャリア（電子、正孔）をトリガとして結合解離が起これ、界面欠陥や膜中欠陥を生成すると考えられている。さらに興味深いことに、電圧（電界）印加を止めるとそれらの欠陥量が減少する振る舞い（回復現象）が見られ、この回復は温度に強く依存する[7]。これは、水素の再分布によって生成された欠陥に水素が再結合するためと考えられている。

以上のように、水素に関連したシリコン酸化膜の信頼性劣化と回復の機構に関して多くの報告がなされてきているが、本講演では特に電気的な評価を中心に“どこまで理解が進んでいるか”という点で整理し、水素と酸化膜信頼性の関係について議論をしたい。

【謝辞】本研究の遂行に当たり、特に物理モデルに関し有意義な議論をした東悠介氏（現東芝メモリヨーロッパ社）に謝意を表します。

[1] M. L. Reed and J. Plummer, J. Appl. Phys., 63, 1988. [2] D. J. DiMaria and J. W. Stasiak, J. Appl. Phys., 1989. [3] H. Satake et al., IEEE IRPS, 1997. [4] D.J. DiMaria and E. Cartier, J. Appl. Phys., 1995. [5] Y. Mitani et al., IEEE Trans. Electron Dev., 2002. [6] T. Grasser et al., IEEE IEDM, 2014. [7] Y. Mitani et al., IEEE IRPS, 2018.

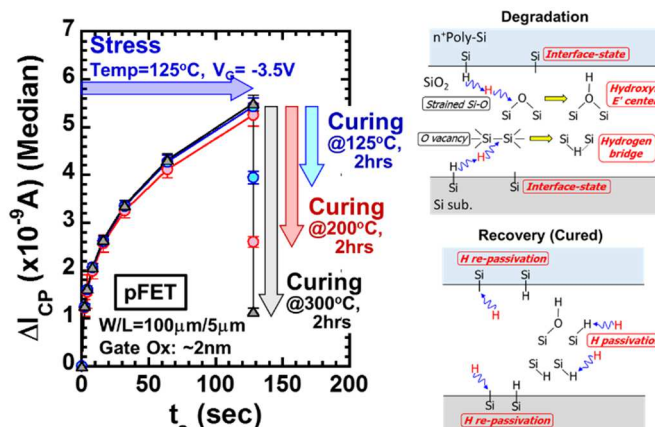


Fig. 1 Stress-time evolutions of ΔI_{CP} before/after thermal curing. Thermal curing was performed for 2 hours in all cases. ΔI_{CP} is represented the increment of interface traps during electrical