

GaN 横型 MISFET におけるチャネル移動度に対する界面準位密度の影響 2 Effect of interface state density on channel mobility in GaN lateral MISFET 2.

名大院工¹, 名大未来材料・システム研究所², 物質・材料研究機構³

名大赤崎記念研究センター⁴, 名大 VBL⁵, 産総研 GaN-OIL⁶

○安藤 悠人^{1,6}, 中村 徹², 出来 真斗², 田岡 紀之¹, 田中 敦之^{2,3}, 渡邊 浩崇²

久志本 真希¹, 新田 州吾², 本田 善央², 山田 永⁶, 清水 三聡^{2,6}, 天野 浩^{2,3,4,5}

Dept. of Electronics., Nagoya Univ.¹, IMaSS, Nagoya Univ.², NIMS³,

ARC, Nagoya Univ.⁴, VBL, Nagoya Univ.⁵, AIST GaN-OIL⁶

○Y. Ando^{1,6}, T. Nakamura², M. Deki², N. Taoka¹, A. Tanaka^{2,3}, H. Watanabe²

M. Kushimoto¹, S. Nitta², Y. Honda², H. Yamada⁶, M. Shimizu^{2,6}, and H. Amano^{2,3,4,5}

E-mail: yuuto_a@nuee.nagoya-u.ac.jp

窒化ガリウム(GaN)パワーMISFETにおいて、導通損失を物性限界に近づけるためゲート絶縁膜/GaN 界面におけるチャネル移動度の向上が必須である。Si MOSFET でのキャリアの散乱要因は、チャネルに対して垂直の実効電界強度 E_{eff} あるいは表面電子濃度 N_s に依って異なることが知られている^[1]。以前我々は $\text{Al}_2\text{O}_3/\text{GaN}$ 蓄積モード横型 MISFET において、低電界領域でのチャネル移動度がゲート電極形成後アニール(Post Metallization Annealing: PMA^[2])によって向上することを報告した^[3]。本研究では $\text{Al}_2\text{O}_3/\text{GaN}$ MIS 界面における界面準位密度 D_{it} および低電界移動度に対するゲート金属堆積手法の影響について報告する。

$\text{Al}_2\text{O}_3/\text{n-GaN}$ MIS キャパシタおよび蓄積モード横型 MISFET を作製した。MISFET 作製プロセスは次の通りである。c 面低抵抗 GaN 基板上に MOVPE 法により膜厚 5 μm の意図的なドーピングをしない UID-GaN を成長した。Si をイオン注入した後 1200°C, 30 秒間のアニールを行い、ソース・ドレイン領域を形成した。ゲート絶縁膜として TMA・H₂O を原料とした熱 ALD 法により Al_2O_3 を 50nm 堆積した。ソース・ドレイン電極として電子線蒸着により Ti/Al/Ti/Au を堆積し、アニールを施した。最後にゲート・パッド電極として電子線および抵抗加熱蒸着により Ni/Au を堆積した。また n-GaN(Si:4 $\times 10^{16}$ cm⁻³)上に同様の絶縁膜・ゲート金属を用い MIS キャパシタを作製した。以下では電子線、抵抗加熱蒸着によりゲートを形成した素子をそれぞれ EB, RH とする。

Fig.1 に Ni/Al₂O₃/n-GaN MIS キャパシタにおける D_{it} 分布を示す。Terman 法およびコンダクタンス法により見積もられた D_{it} はともに EB よりも RH において低いことがわかる。またフラットバンド電圧 V_{FB} は EB, RH でそれぞれ -1.66, +0.64 V と 2 V 程度の差があり、RH が理想 V_{FB} (+1.0 V 程度)に近いことを確認した。これらより RH は EB と比較して D_{it} および正の実効固定電荷 Q_{F} の密度が低いことがわかった。

MISFET の伝達特性よりサブスレッショルドスウィングは EB, RH でそれぞれ 162, 116 mV/decade であり、 V_{TH} は -2.02, -0.48 V であった。MIS キャパシタと同様に D_{it} および Q_{F} は RH で低密度であると考えられる。Fig.2 に実効チャネル移動度 μ_{eff} の N_s 依存性を示す。ここで N_s はゲート-チャネル間容量-電圧特性から求めた。低 N_s 領域(<10¹² cm⁻²)における μ_{eff} は RH が高く、Coulomb 散乱の影響が小さいと考えられる。

以上のことからゲート金属堆積手法によって $\text{Al}_2\text{O}_3/\text{GaN}$ MIS 構造における界面準位および実効固定電荷密度が異なり、MISFET の移動度に影響を及ぼすことが示唆された。

【謝辞】本研究は文部科学省「省エネルギー社会の実現に資する次世代半導体研究開発」の委託を受け行われた。

^[1] Takagi et al., IEEE Trans. Electron Devices, **41**, 2357 (1994).

^[2] 安藤他, 応用物理学会第 66 回春季学術講演会, 9p-M121-9 (2019).

^[3] Hashizume et al., Appl. Phys. Exp., **11**, 124102 (2018).

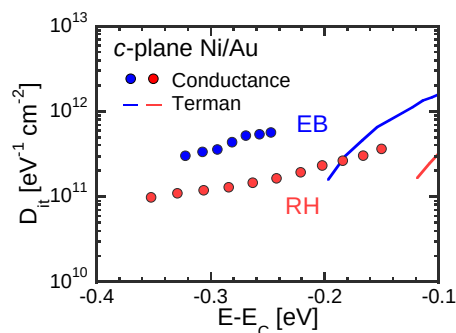


Fig.1 D_{it} distributions of Ni/Al₂O₃/n-GaN MIS capacitors estimated by Terman and the conductance methods.

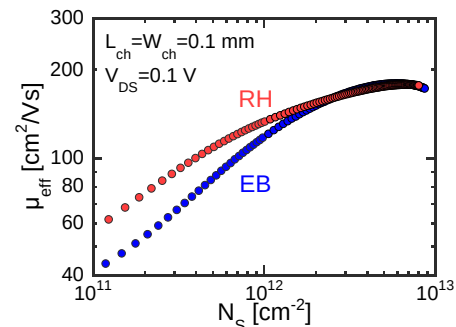


Fig.2 Effective channel mobilities of MISFETs as a function of the surface electron density.