

埋め込み SiO₂ 光閉じ込め構造と n 型導電性 AlInN/GaN DBR を有する GaN 系 VCSEL

GaN-based VCSELs with buried SiO₂ waveguide and n-type AlInN/GaN DBR

○飯田 涼介¹, 村永 亘¹, 上島 佑介¹, 岩山 章¹

竹内 哲也¹, 上山 智¹, 岩谷 素顕¹, 赤崎 勇^{1,2}

1 名城大学大学院理工学研究科, 2 名古屋大学赤崎記念研究センター

○R. Iida¹, W. Muranaga¹, Y. Ueshima¹, S. Iwayama¹

T. Takeuchi¹, S. Kamiyama¹, M. Iwaya¹, I. Akasaki^{1,2}

1 Fac. Sci. & Tech. Meijo Univ., 2 ARC. Nagoya Univ.

E-mail: 183428002@ccmailg.meijo-u.ac.jp

[はじめに]既に実用化されている赤外領域の GaAs 系 VCSEL では選択酸化法により電流狭窄をすると同時に非酸化部分と酸化部分の屈折率差により横方向の光閉じ込めを実現している。さらに、少なくとも下部 n 型導電性 DBR による縦型電流注入構造である。これらは GaAs 系 VCSEL では一般的であり、数 10mW 以上の出力が報告されている[1]。近年、GaN 系 VCSEL においても横方向光閉じ込め構造によって大幅な特性改善が報告されている[2]。今回、我々は埋め込み SiO₂ 光閉じ込め構造と n 型伝導 AlInN/GaN DBR の双方を有する GaN 系 VCSEL を作製し、評価した。

[実験方法・結果] 図 1 に作製した VCSEL 構造概略図と埋め込み SiO₂ 部の表面プロファイルを示す。p-GaN 最表面を 10nm ドライエッチングして 8μm 径の円形メサを形成、そのエッチング領域を 10nm SiO₂ で埋め込むことで、表面段差のない平坦な光閉じ込め構造を形成した。図 2 は埋め込み SiO₂ 厚と存在可能なモードの関係を表す計算結果と、上記作製した VCSEL 発振時の NFP 像である。計算の予測通り LP_{5,1} 高次モードが観測された。最後に、この埋め込み SiO₂ 光閉じ込め構造を有し、さらに下部 DBR が undoped DBR、あるいは n 型導電性 DBR である VCSEL を同時に作製した。I-V-L 特性を図 3 に示す。n 型導電性 DBR により、微分抵抗が 101Ω から 76Ω まで低下した。一方で、しきい値電流が上昇し、最大光出力は undoped DBR に比べ、約 60%に留まった。n 型導電性 DBR による素子特性への影響として、活性層の品質低下などの可能性が懸念される。

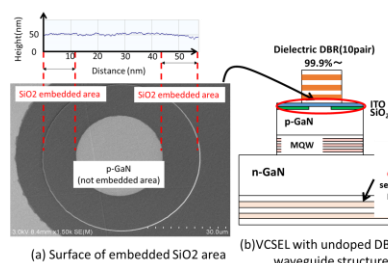


図1 作製したVCSELの構造

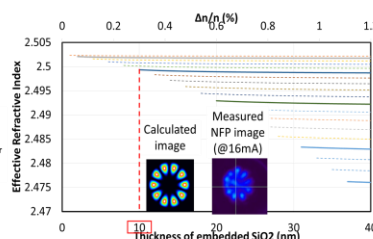


図2 SiO₂の埋め込み厚と発光パターン

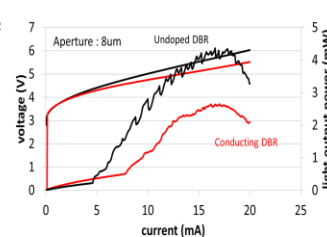


図3 作製したVCSELのI-V-L特性

[1] H.-J. Lee, et al., JJAP 58, 022002, (2019) [2] M. Kuramoto, et al., APL 112, 111104, (2018)

[謝辞]本研究の一部は、文部科学省・私立大学研究ブランディング事業、科研費・基盤 A(17H01056)、科研費新学術領域(16HH06416)の援助により実施した。