

高純度半絶縁性 SiC 基板上にイオン注入で作製した pin ダイオードの評価 Characterization of pin diodes fabricated by ion implantation into high-purity semi-insulating SiC substrate

京大院工¹、ETH Zurich²、[○]金子 光顕^{1,2}、A. Tsibizov²、木本 恒暢¹、U. Grossner²
Kyoto Univ.¹、ETH Zurich²、[○]Mitsuaki Kaneko^{1,2}、Alexander Tsibizov²、Tsunenobu Kimoto¹、
and Ulrike Grossner²

E-mail: kaneko@semicon.kuee.kyoto-u.ac.jp

高温・放射線・高圧環境といった厳環境で動作する集積回路用の基板として、イオン注入により容易に横型デバイスが作製できる半絶縁性 SiC 基板が注目を集めている。これまで、半絶縁性基板上へのイオン注入により接合型電界効果トランジスタ (JFET) [1]、金属 - 酸化膜 - 半導体電界効果型トランジスタ (MOSFET) [2]、pin ダイオード[3,4]の作製が報告されている。pin ダイオードでは、i 層に半絶縁性基板由来の欠陥が多く含まれているため、SiC の物性から計算される理想耐圧を達成できないと報告がある[4]ものの、詳細な検討は行われていない。本研究では、i 層の層厚を細かく変化させた pin ダイオードを作製し、その電気的特性を評価した。

作製した構造の模式図を図 1 に示す。n 型層および p 型層のドーピング密度は約 3×10^{19} および $1 \times 10^{20} \text{ cm}^{-3}$ とした。n 型層、p 型層の間隔 (L_{gap}) を $-2 \sim 5 \mu\text{m}$ と変化させた。負の値はマスクパターンの時点で重なっていることを意味しているが、実際には $0.3 \sim 0.5 \mu\text{m}$ 程度の位置合わせ誤差が存在している。イオン注入を行った後、 1650°C 10 分の活性化アニールを行った。作製した pin ダイオードと同じ構造を持つダイオードを TCAD シミュレーションにより計算し、理論耐圧を導出した。

図 2 に異なる L_{gap} を有するダイオードの順方向特性を示す。 $L_{\text{gap}} = -2 \mu\text{m}$ のダイオード以外は典型的な I - V 特性を示している。 $L_{\text{gap}} = -2 \mu\text{m}$ のダイオードは立ち上がり電圧が小さく、大きな逆方向リーク電流を示したため、高ドープ n 型層と p 型層を重ねて作製した pn ダイオードでは良好な整流性が得られないことが示唆される。

図 3 に作製した pin ダイオードの絶縁破壊特性を示す。 L_{gap} の増大に応じて絶縁破壊電圧が上昇していることがわかる。 $-0.3 \mu\text{m} < L_{\text{gap}} < 2 \mu\text{m}$ の範囲の pin ダイオードはリーク電流が小さく、絶縁破壊が生じた後であっても低いリーク電流を維持し、同じ逆方向特性を示した。一方で、 L_{gap} が $5 \mu\text{m}$ のダイオードは絶縁破壊後にリーク電流が非常に大きくなったことから、電界集中により不可逆的破壊に至ったと考えられる。TCAD により得られた絶縁破壊電圧は $-0.3 \mu\text{m} < L_{\text{gap}} < 2 \mu\text{m}$ の範囲で実験結果とよく一致しており、半絶縁性基板で構成された i 層であっても理論耐圧に近い耐圧が得られることがわかった。 L_{gap} が $5 \mu\text{m}$ 以上のダイオード[3,4]で理論耐圧を議論するためにはフィールドプレート等の電界集中緩和構造が必要である。

- [1] M. Kaneko and T. Kimoto, IEEE EDL **39**, 723 (2018).
[2] O. Seok, et al., Jpn. J. Appl. Phys. **57**, 06HC08 (2018).
[3] R. Nipoti, et al., Mat. Sci. Forum **821-823**, 620 (2015).
[4] H.W. Kim, et al., J. Electr. Eng. Technol. **13**, 387 (2018).

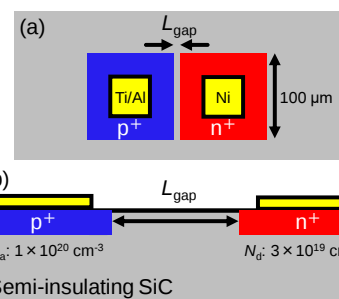


Fig. 1: (a) Top and (b) cross-sectional schematic structures of a fabricated p-i-n diode.

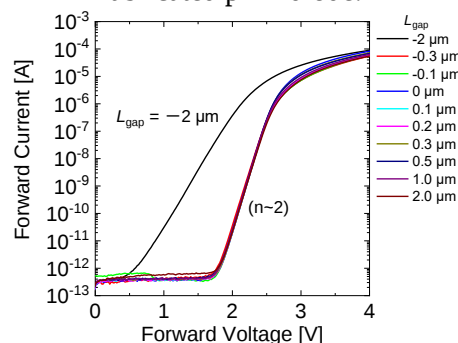


Fig. 2: Forward characteristics of fabricated p-i-n diodes.

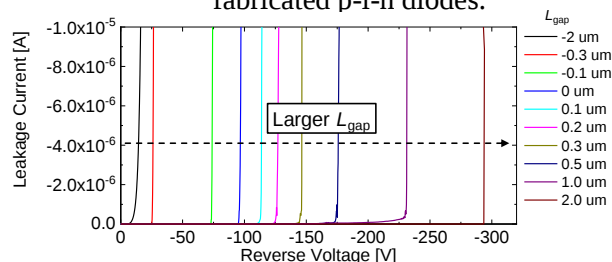


Fig. 3: Breakdown characteristics of fabricated p-i-n diodes with different distances (L_{gap}) between p- and n-type regions at room temperature.