Texture 基板における a-SiO$_x$:H 薄膜パッシベーション性能

Passivation Quality of a-Si$_{1-x}$O$_x$:H Thin Film on Textured Substrates

福島大 共生システム理工学類[1], 東京都市大学 総合研究所[2]
○齊藤 公彦[1], 高村 司[2], 市川 幸美[2], 小長井 誠[2]
Fukushima Univ.[1], Tokyo City Univ.[2], ○K. Saito[1], T. Takamura[2], Y. Ichikawa[2], M. Konagai[2]
E-mail: kimihiko-saitou@sss.fukushima-u.ac.jp

結晶 Si 太陽電池の開放端電圧の向上と機械強度確保両立の観点から Rib 構造を有する超薄型 Si ヘテロ接合太陽電池の開発を進めている[1,2]。この開放端電圧の向上には、結晶シリコン表面のパッシベーション性能も重要なファクターであり、既に a-SiO$_x$:H 膜を用いたフラット基板でのパッシベーションおよび太陽電池性能についてはこれまでの応用物理学会等で報告を行ってきた[3-5]。一方、薄型化に伴う短絡光電流の低下を抑制するには基板表面の texture 化が有効であるが、今回この texture 基板における a-SiO$_x$:H 膜のパッシベーション性能について検討を行った。

texture 基板は、両面フラットの n 型 FZ 基板（面方位(100), 厚み 280 μm）の両面に KOH を主体とするアルカリエッチングを行うことにより作製し、1～2μm サイズのピラミッド構造で構成される texture 基板を得た。これに両面 a-SiO$_x$:H i 層を 20nm 形成した試料、および、両面 a-SiO$_x$:H i(2nm)/a-Si:H n(25nm)構造を形成した試料について QSSPC 法により少数キャリアライフタイム（τ）の評価を行った。

図 1 は、texture 基板に対し HF/HNO$_3$ 溶液によるピラミッド構造の rounding 処理[6]を行った試料の 550nm 反射率（i/n 構造に対しても a-SiO$_x$:H i 層 20nm 形成した試料の値を用いた）と τ の関係を示す。反射率の増大は rounding 処理時間の増大と対応している。rounding 処理により若干の τ の改善が見られるが、フラット基板の場合の半分程度の値であり、texture 基板における τ 値の改善には他の要因解析と対策が必要であることが示唆された。

【謝辞】本研究は MEXT/JST 未来社会創造事業の支援を受けて実施されたものである。

【参考文献】

[1] S.Yoshiba, et.al, AIP Advance, 7, 025104 (2017)
[2]M.Konagai, et.al, Proceedings of 35th EUPVSEC 262-265 (2018)
[3]H. Zhang, et.al, Phys. Status Solidi RRL 9, No.4, 225-229 (2015)
[4] K.Saito, et. al., 応用物理学会第 79 回秋季学術講演会 20p-133-8(2018)
[5] K.Saito, et. al., 応用物理学会第 66 回春季学術講演会 9p-W611-3(2019)
[6] Hyunju Lee, et. al., proceedings of 35th European Photovoltaic Solar Energy Conference and Exhibition, p628-632 (2018)

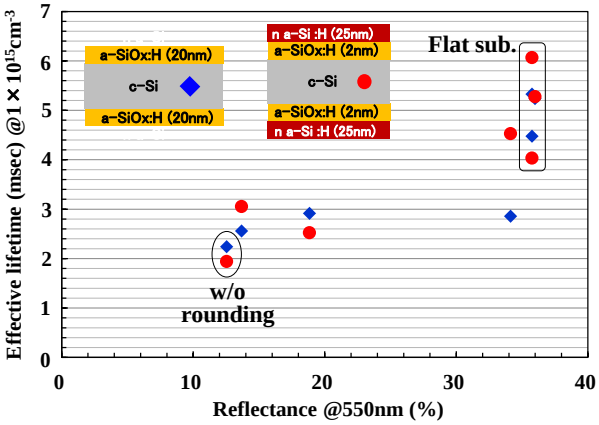

Fig.1. Dependence of carrier lifetime on the reflectance at 550 nm of textured substrates obtained by the rounding treatment.

© 2019年 応用物理学会