

n 型フロントエミッター型結晶シリコン太陽電池モジュールの 正バイアス PID 試験と回復試験

Positive-bias PID and recovery tests for n-type front-emitter crystalline silicon photovoltaic modules

北陸先端大¹、豊田工大²、産総研³

◦鈴木 友康¹、山口 世力¹、中村 京太郎²、増田 淳³、大平 圭介¹

JAIST¹, Toyota Tech. Inst.², AIST³

◦Tomoyasu Suzuki¹, Seira Yamaguchi¹, Kyotaro Nakamura², Atsushi Masuda³, Keisuke Ohdaira¹

E-mail: s1810099@jaist.ac.jp

電圧誘起劣化(PID)は、太陽電池モジュールの Al フレーム-セル間の電位差に起因して発電性能が劣化する現象である。基板に n 型結晶 Si(c-Si)を用い、光入射側に p 型エミッター層がある n 型フロントエミッター型(n-FE) c-Si 太陽電池は、汎用の p 型 Si 基板を用いたものと比べ変換効率がよく、今後の普及拡大が期待されているが、PID に関する知見は不足している。これまで我々は、n-FE c-Si モジュールに対して-1000 V の PID 試験を行い、窒化 Si (SiN_x)膜への正電荷蓄積、および Na 侵入に起因する劣化を確認しており[1-3]、また、n-FE セル中の SiN_x膜と c-Si の間の SiO₂ 膜には、SiN_xへの電荷蓄積と、Si への Na 侵入を遅延する効果があることを明らかにしている[4]。今回は、n-FE c-Si モジュールへの正バイアスによる PID 試験と、負電圧での PID 試験後のモジュールへの正バイアス印加による回復挙動を調査したので報告する。

通常の n-FE セルと、SiO₂膜が製膜されていないこと以外ほぼ同じ構造の n-FE セルを、EVA、バックシート、カバーガラスを用いてラミネートし、モジュールを作製した。PID 試験では、モジュールの上に導電性ゴムシート、Al 板、ガラス板を積層し、85 °C の環境下で、Al 板を基準としてセルに+1000 V の電圧を印加した。また回復試験は-1000 V での PID 試験後に+1000 V をセルに印加した。性能劣化の評価は、暗状態および疑似太陽光照射下の電流密度-電圧 (J-V)特性および外部量子効率(EQE)測定により行った。

図 1 に n-FE c-Si モジュールの、初期値で規格化した短絡電流密度(J_{sc})、開放電圧(V_{oc})、曲線因子(FF)、最大電力(P_{max})の+1000 V での PID 試験時間依存性を示す。負バイアスでの PID 試験で見られる初期の J_{sc} および V_{oc} の低下は、正バイアスでは見られなかった。SiO₂ 有りの n-FE セルにおいては、SiN_x に電荷が蓄積していると考えられるが、その極性は負であり、これはパッシベーション性能をむしろ改善するため、初期の劣化が見られなかった今回の結果は妥当である。また、200 h 程度の長時間 PID 試験においても、SiO₂ の有無によらず、顕著な性能低下は見られなかった。このことは、n-FE c-Si モジュールにおいて、負イオンの侵入による性能の劣化が無いことを示唆している。

負バイアスでの劣化後の正バイアス試験については、SiO₂ 膜無しの場合において、 V_{oc} と FF がむしろ低下する挙動が確認された。詳細は当日報告する。

謝辞：本研究は、NEDO からの委託を受け実施した。

[1] S. Yamaguchi et al.: Jpn. J. Appl. Phys. 57, 122301 (2018).

[2] Y. Komatsu et al.: Microelectron. Reliab. 84, 127 (2018).

[3] K. Ohdaira et al.: Appl. Phys. Express 12, 064004 (2019).

[4] 鈴木他、第 66 回応用物理学会春季学術講演会 (2019).

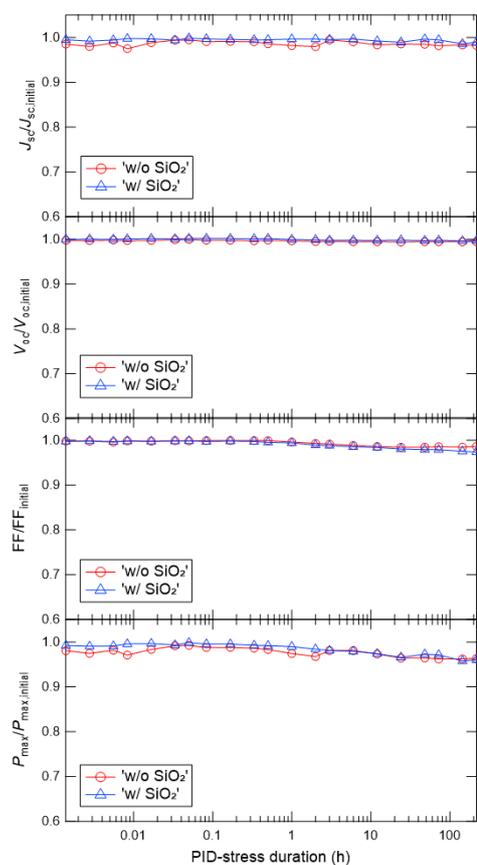


Fig. 1 Normalized J_{sc} , V_{oc} , FF, and P_{max} of n-FE c-Si PV modules with and without SiO₂ layers as a function of the duration of positive-bias PID stress.