

ガラス膜を複数回塗布したカバーガラスを用いた 太陽電池モジュールの電圧誘起劣化抑止効果の評価

Evaluation of suppression effect on potential induced degradation of photovoltaic
modules by the formation of multiple glass layer on cover glass

岐大工¹, 石川県工試², 産総研³ ○(M2) 伏屋 亮¹, 大橋 史隆¹, 吉田 弘樹¹,
傍島 靖¹, 亀山 展和¹, 橋 泰至², 増田 淳³, 野々村 修一¹

Gifu Univ.¹, IRII², AIST³, ○R. Fuseya¹, F. Ohashi¹, H. Yoshida¹, Y. Sobajima¹, N. Kameyama¹,
Y. Tachibana², A. Masuda³, S. Nonomura¹

高電圧を伴う太陽電池(PV)モジュールの劣化現象の一つとして、出力が比較的短期間に大幅に低下する電圧誘起劣化(Potential Induced Degradation: PID)が知られている。PID は、カバーガラス中もしくはセル表面に汚染物質として存在する Na などの金属イオンが、電界により移動し発生すると考えられている。PV モジュールの構造の多様化および長期信頼性の観点から PID の対策は重要な課題である。PID 抑止対策の一つの手法として、高抵抗封止材料を用いる方法などが報告されている。前回、我々は溶液から簡便に形成可能な高抵抗ガラス膜に注目し、ガラス膜をカバーガラス表面もしくは裏面に形成し PID 抑止効果を確認した[1]。本研究では、ガラス膜をカバーガラスに複数回積層させた PV モジュールを作製し、PID 発現への影響を調べた。

カバーガラス(180×180 mm²)の受光面と逆側にガラス原液を塗布後、常温にて乾燥させ、ガラス膜を形成した。さらに、塗布回数を変化させ、ガラス膜厚を変化させた。その後、p 型多結晶 Si セル(156×156 mm²)および封止材(EVA)をバックシートとともに真空ラミネートし、PV モジュールを作製した。PID 加速試験は AI 法(-1000 V、85 °C、6 h、<2%RH)を用いた。試料の光電出力評価にはソーラーシミュレーター(AM 1.5、100 mW/cm²)を用いた。

図 1 はカバーガラスに形成したガラス膜の層数を変化させた PV モジュールの、PID 加速試験後における発電特性の初期値に対する劣化度を表している。この結果から、ガラス膜が無い PV モジュールは、試験後に発電効率が初期値の約 0.1 まで大きく低下したが、ガラス膜を形成した PV モジュールは、発電効率が初期値の約 0.6~0.8 にとどまった。しかしながら、ガラス膜の層数の増加に対する劣化度の変化は小さかった。これは、ガラス膜の層数が増加しても抑止効果は単純に向上しないことを示唆している。

【参考】

[1] 伏屋 他、第 66 回応用物理学会春季学術講演会、東工大、10p-W611-7 (2019).

【謝辞】

本研究は NEDO プロジェクトの一環として行われました。

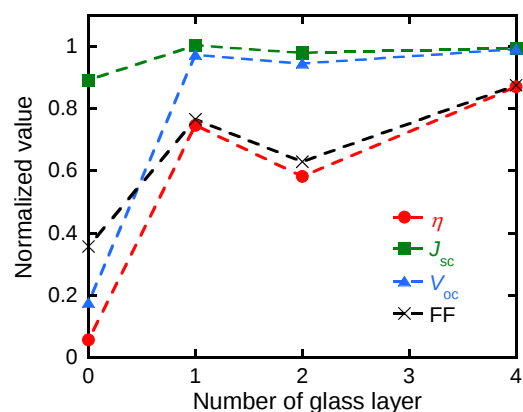


図 1. ガラス膜の層数に対する PID 試験後の発電特性の変化