

Mg₂Si_{1-x}Sn_x 薄膜の結晶構造及び電気特性の熱処理条件依存性

Effects of post-annealing conditions on crystal structure and electrical properties of

Mg₂Si_{1-x}Sn_x thin films

明大理工¹ 布施 翔太郎¹, 勝俣 裕¹

Meiji Univ.¹, [○]Syotaro Fuse¹, Hiroshi Katsumata¹

E-mail: ce181055@meiji.ac.jp, katumata@meiji.ac.jp

【はじめに】

Mg₂Siの無次元性能指数(ZT)は900 K付近で0.8~1.0と高く、熱電変換素子への応用が期待されている。しかし、Mg₂Siは熱伝導が高いために、質量差の大きい元素を添加することによって熱伝導率の低減が図られている[1]。Mg₂Si_{1-x}Sn_xの相図では $0.4 \leq x \leq 0.6$ でMg₂SiとMg₂Snの複相が得られ三元固溶体が得られにくい。前回、第一原理計算の計算結果よりMg₂SiのSiサイトにSnが置換するとV_{Mg}(Mg空孔)が生成されやすくなり、p型伝導を示すことを報告した[2]。実際にMg_ySi_{1-x}Sn_x($0 < x < 0.5, 2 > y > 1$)三元固溶体薄膜の成膜に成功したが、それらはp型伝導を示した。本研究では、V_{Mg}の生成を抑制するために、共スパッタリング法により成膜したMg₂Si_{1-x}Sn_x薄膜の熱処理条件が結晶構造と電気特性に与える影響を評価した。

【実験方法】

Mg₂Siターゲット(3N, φ4 inch)上にSnチップ(3N, 10×10×1 mm)とMgチップ(6N, 5×5×1 mm)を各々4枚置き、Mg₂Si(Sn)ターゲットに対するMgチップの面積比(Mg/Mg₂Si(Sn))=0.065として、共スパッタリング法によりc面サファイア基板および(100)CaF₂基板上にMg₂Si_{1-x}Sn_x薄膜を堆積した。その後、Ar/H₂(200 sccm)雰囲気中で200℃, 30 min + 300℃~400℃, 1~30 minの二段階熱処理を行いMg₂Si_{1-x}Sn_x三元固溶体薄膜を形成した。

【結果と考察】

図1にXRD測定結果を示す。400℃, 30 minの熱処理後は、Vegard則よりMg₂Si_{0.69}Sn_{0.31}の組成が得られることを確認した。400℃, 1.5 minの熱処理後は、Mg₂Snの生成と孤立Mgが観測された。300℃, 30 minの熱処理後は、Mg₂Si_{0.48}Sn_{0.52}の形成と孤立Mgが観測され、Mg₂Si_{1-x}Sn_x(111)ピークの半値幅は400℃に比べて増大した。図2に400℃の熱処理時におけるホール効果測定結果の熱処理時間依存性を示す。熱処理時間に関わらず、すべての試料でp型電気伝導を示した。熱処理時間の増加とともに正孔移動度が低下する要因として、Mg₂Siの正孔移動度がMg₂Snに比べて低いことが示唆される[3]。

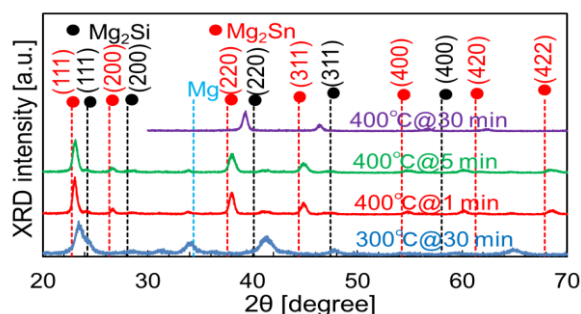


図.1 XRD 測定結果

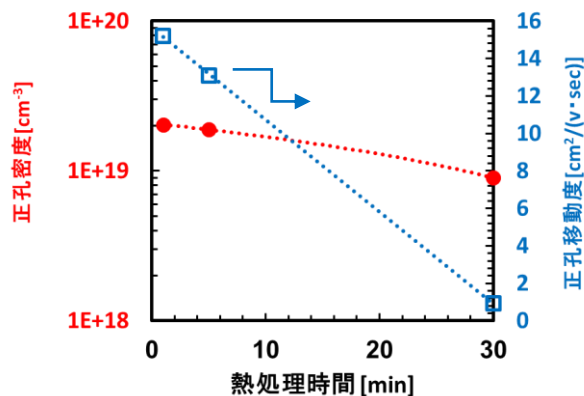


図.2 ホール効果測定結果

[1] Wei Liu et al., Phys. Rev. Lett.**108**, 166601 (2012).

[2] 布施翔太郎他, 第 79 応用物理学会秋季学術講演会, 19a-436-6 (2018).

[3] V. K. Zaitsev, et al, Phys. Rev. B **74**, 045207 (2006).