

## SiC-MOSFET ゲートスイッチング動作時の信頼性向上効果

## Reliability enhancement effects of SiC-MOSFETs under gate-switching operation

九州産業大学 工学部 福永玲依、斎藤兼三、新町紘司、井上裕稀、大串直輝 <sup>○</sup>村上英一

Kyushu Sangyo Univ.,

R. Fukunaga, K. Saito, K. Shinmachi, Y. Inoue, N. Oogushi, and <sup>○</sup>E. Murakami

eiichi@ip.kyusan-u.ac.jp

## 1. 緒言

SiC-MOSFET の信頼性向上は、車載分野への本格的実用化に不可欠である。我々は、市販の SiC-MOSFET を使って、ゲートに ON-OFF 電圧を印加するいわゆる AC-PBTI 試験では、OFF 電圧として  $V_{gs}(\text{OFF})=-5\text{V}$  (フラットバンド相当) とすることで大幅にしきい電圧シフト ( $\Delta V_{th}$ ) が抑制されることを報告して来た [1, 2]。

今回は、100kHz AC-PBTI の詳細測定結果に加え、1kHz AC-TDDDB 試験を行い、 $\text{SiO}_2/\text{Si}$  の結果 [3] とは異なる寿命向上効果を見出したので合わせて報告する。

## 2. 実験方法

市販の SiC-MOSFET を 100 kHz, 200°C で AC-PBTI ストレス試験した。ゲート電圧制御には任意波形発生器を用い短時間測定を可能にした。ドレイン電流  $I_{ds}$  の 1 点測定から  $\Delta V_{th}$  を推定した。

AC-TDDDB 試験は、150°C、RT で SMU の標準的機能を用いて 1 kHz 測定を行った。途中でストレスを中断し  $I_g$ - $V_{gs}$  特性の変化も調べた。

## 3. 結果と考察

図 1 に、AC-PBTI の duty 比依存性を示す。 $V_{gs}(\text{OFF})=-5\text{V}$  とすることで、0V の場合と比べ顕著な  $\Delta V_{th}$  抑制効果を再確認した。DC ストレス後の回復試験もより短時間でデータ取得できたが、10  $\mu\text{s}$  以下の短時間でほぼ  $\Delta V_{th}$  が回復していることが分かった。界面近傍に捕獲された電子の速い放出が原因であると考えられる。

図 2 は、150°C TDDDB 寿命 (AC は、duty 比 50%) の Weibull 分布である。今回は各条件 7 個しか試験できなかったが、平均的な寿命は  $\text{DC} < \text{AC} < \text{AC} @ V_{gs}(\text{OFF})=-5\text{V}$  の順で長くなり、 $V_{gs}(\text{OFF})=-5\text{V}$  の場合、実時間で 5 倍 (回路動作時間で 10 倍) の延命効果を確認した。ストレス途中のゲート電流の時間変化をモニタした結果から、時間と共にゲート電流が増加して行く  $\text{SiO}_2/\text{Si}$  の結果とは異なる

挙動 [4] が、AC ストレスにより軽減されていることが分かった。膜中に捕獲された正電荷 (ホール) の放出 [5] が原因と推定される。

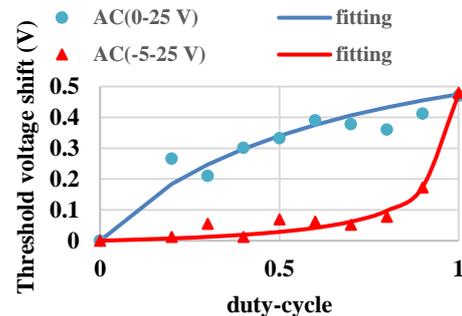


図 1 AC-PBTI の duty-cycle 依存性

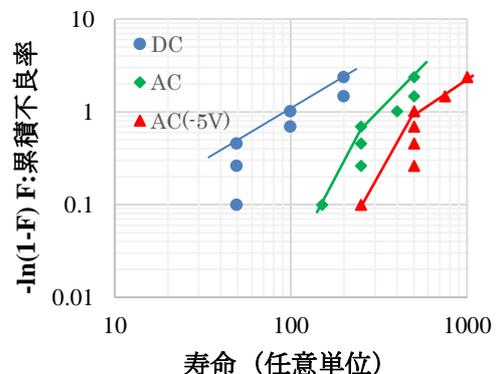


図 2 AC-TDDDB における寿命延命効果

## 4. 結論

SiC-MOSFET のゲートスイッチング動作において、OFF 電圧として  $V_{gs}=-5\text{V}$  (フラットバンド相当) とすることで、100kHz での PBTI の抑制のみならず、1 kHz での TDDDB 延命効果を新たに見出した。今後、100 kHz での確認も行っていく。

## 参考文献

- [1] E. Murakami, et al., JJAP 56, 04CR11(2017).
- [2] E. Murakami, et al., MSF 924, 711(2018).
- [3] E. Rosenbaum, et al. IEEE ED 40, 2287 (1993).
- [4] E. Murakami, et al., JJAP 55, 04ER14(2016).
- [5] 古市、村上、他、応物 2017 春.