## スピンコートによって形成した PI 上の ダブルゲート Cu-MIC poly-Ge TFT Double-gate Cu-MIC poly-Ge thin-film transistors on PI formed by spin coating 東北学院大工<sup>1</sup> ° (M2)内海大樹<sup>1</sup>、原明人<sup>1</sup> Tohoku Gakuin Univ.<sup>1</sup> °Hiroki Utsumi<sup>1</sup> and Akito Hara<sup>1</sup> E-mail: akito@mail.tohoku-gakuin.ac.jp

【<u>はじめに</u>】我々はプラスチック上にCuを用いた金属 誘起結晶化技術を利用しジャンクションレス構造のト ップゲート型poly-Ge TFTの開発に成功している.しか しon/off比9と特性は十分ではなかった<sup>1)</sup>.Poly-Geは強い p型を示し,トップゲート構造だけでは十分な空乏層を 形成出来なかったためだと考えられる.そこでチャネル 層の完全空乏化のためプラスチック上にダブルゲート 構造のCu-MIC poly-Ge TFTの開発を行った.ダブルゲー ト構造によりon/off比1600と高性能なTFTの実現に成功 した<sup>2)</sup>.本研究ではプラスチック上に作製したダブルゲ ートCu-MIC poly-Ge TFTをガラス基板から剥離した際 の影響について報告する。

【実験】ガラス基板上に液状ポリイミド(PI)を塗布 しスピンコートによって均一化させ乾燥処理を行 う.次にPIを保護するためのバリア層を成膜し、バ ッファー層を成膜する.ボトムゲート(AI)を形成 し、ボトムゲート絶縁膜としてSiO2膜を成膜.次に a-Ge/Cu/a-Geの三層構造をスパッタリングによっ て成膜した.トップゲート絶縁膜としてSiO2膜を 成膜し,370℃10hの熱処理によってpoly-Geを形成 した.トップゲート(AI)を形成し,層間絶縁膜とし てSiO2膜100 nmを成膜した.最後に電極(AI)を形成 した.測定したデバイスのゲート長は20 μmであ る.本研究におけるpoly-Geの厚さは15 nmでこのま までは寄生抵抗が高い.そこで300℃での熱処理に よってpoly-GeとAIの元素置換を行いSDのAI化に



図 1. ガラス基板から剥離したデバイス写真



よって寄生抵抗の低減を行った. PIをガラス基板から剥離するためにガラス基板に切れ目を入れた。 その切れ目からガラス基板を割ることによって、綺麗にPIを剥離することが出来る。

【結果および考察】図1は完成したデバイスをガラス基板から剥離した際の写真である.また図2に剥離前後のトランスファ特性と出力特性を示す.On/off比は1600である.図2より,ガラス基板から剥離した後on電流が向上し、閾値電圧が正側にシフトしたことを確認した.Poly-Ge膜の上下にはAIで構成されたゲートが存在する。AIは延性と展性の性質を持っており,剥離によってpoly-Ge膜に歪みが生じたと考えられる。Ge膜に歪みが生じることで移動度が向上する研究が報告されている<sup>3)</sup>移動度向上に伴いon電流が向上するようなシフトが起きたものと思われる.また閾値電圧が正側にシフトしたのは剥離した際にGe/SiO<sub>2</sub>界面に欠陥が生じたためと考えられる.この現象の更なる検証のためにベンディングテストを行っていく必要がある.

【結論】PI上に形成したダブルゲートCu-MIC poly-Ge TFTをガラス基板から剥離するとon電流の向上 と閾値電圧のシフトを確認した.剥離によってGe膜に歪みが生じ移動度が向上したためと考えられる. 【<u>謝辞</u>】本研究の一部は科学研究費基盤(C) 16K06311,池谷科学技術振興財団によって支援されてい る.

## 【参考文献】

- 1) 原 その他, 電子情報通信学会 SDM2018-5, pp. 19-24 (2018).
- 2) 内海 その他, 電子情報通信学会 SDM2018-77, pp. 1-4 (2018).
- 3) M. V. Fischetti et al., J. Appl. Phys., 80, 2234. DOI: 10.1063/1.363052 (1996)