## MOVPE 法による(211)Si 基板上の n-CdTe 層の厚膜化と高電子密度化に関する検討[I]

## MOVPE growth of thick n-CdTe layers with high electron density grown on (211)Si substrate [ I ]

**名工大院工:**°鳥居稜, 森拓郎, 田村怜也, 東良悠喜

安形保則, ニラウラ・マダン, 安田和人

E-mail: 30413132@stn.nitech.ac.jp

Nagoya Inst. of Tech., °R.Tori, T.Mori, R.Tamura, Y.Higashira, Y.Agata, M.Niraula, K.Yasuda 【はじめに】

MOVPE 法による Si 基板上の CdTe 成長層を用いた p-like CdTe/n-CdTe/n+-Si ヘテロ接合ダイオード 型放射線検出器の高性能化に関する研究を行っている。これまでの研究から検出器の暗電流は検出特性に 大きな影響を与えることが分かっており、原因として n-CdTe/n+-Si 界面付近に発生する高密度の転位が 空乏層内まで延びていることが考えられる。それを防ぐために、n-CdTe 層の厚膜化及び高電子密度化が 必要である。しかし、これまでの研究では n-CdTe 層の成長速度は低く、厚膜化は困難であった。そこで n-CdTe 層の成長速度の向上と高電子密度化を目的として、n-CdTe 成長層についての検討を行った。

## 【実験条件】

図1のようなn-CdTe/p-like CdTe/n<sup>+</sup>-Si 構造の試料を用いて検討 を行った。n-CdTe 層の成長原料にはDMCd、DETe を使用し、n 型のドーパントとして EI を用いた。原料供給量及び供給比は一定 にして、成長温度を325℃~450℃の範囲で変化させて成長を行っ た。成長層の膜厚測定により成長速度を、また Hall 効果測定によ り電子密度の評価を行った。



## 【実験結果】

図1 試料構造

成長温度を 325℃~450℃まで変化させた際の n-CdTe 層の成長速度を図 2 に示す。325℃~425℃の温度 範囲では成長温度の上昇とともに成長速度が増加し、425℃で最大となった。これは従来の成長速度の約 4 倍となる 2.5µm/h である。一方、成長温度を 450℃まで上昇させると成長速度は減少した。これは高温成 長により、Si 基板表面で CdTe が再分解したと考えられる。図 3 に成長温度に対する電子密度の変化を示 す。325℃~400℃まで温度を上昇すると電子密度は増加し、400℃で最大の1.0×10<sup>17</sup>cm<sup>-3</sup>となった。それ 以降は温度上昇に伴い電子密度は減少する。これは温度上昇により補償が増加したためと考えられる。

