ナノギャップ電極を用いた MoS_2 FET の作製

Fabrication of MoS_2 FET using nanogap electrodes

龍谷大理工, ○小倉 匡樹, 土田 将平, 番 貴彦, 山本 伸一
Ryukoku Univ., °M. Ogura, S. Tsuchida, T. Ban, S. -I. Yamamoto
E-mail : shin@rins.ryukoku.ac.jp

はじめに

二硫化モリブデン(MoS_2)を用いた電界効果トランジスタ(FET)はチャネル厚さが非常に薄いことからデバイスの微細化が可能である。また、チャネルの表面積が大きいことからバイオセンサや化学センサへの応用も検討されている。本研究では、自己組織化単分子膜(Self-Assembled Monolayer: SAM)ゲート誘電体を用いた低電圧で動作する MoS_2 FET の作製を目的とし、ナノギャップの形成を行った。

実験方法

素子の作製方法を以下に示す。1 cm 角の酸化膜付き Si 基板を用意し基板の洗浄後、フォトリソグラフィによりレジストパターンを形成する。Al を蒸着したのちリフトオフを行い、ゲート電極を形成する。次に、UV 照射により Al 酸化膜を形成、オクタデシルホスホン酸(ODPA) SAM を溶かしたアニソールに 30 分浸漬しアニソールで洗浄する。基板全面に Al, Au を蒸着後、ポリジメチルシロキサン(PDMS)を用いてゲート電極上の金属を剥離する。その後、SAM 絶縁膜を再形成する。また上記のナノギャップ電極とは別に接着リソグラフィーにより MoS_2 FET を作製した。

実験結果

作製した FET の光学顕微鏡像を Fig. 1 に示す。Fig.1 からはゲート電極上に存在する金属が PDMS によって選択的に取り除かれていること確認できる。ゲート、ソース電極間のナノギャップの電流電圧特性を Fig. 2 に示す。電圧は-1 V から 1 V まで掃引した。漏れ電流は装置測定下限以下であり FET の動作に十分な絶縁性を示した。次に、接着リソグラフィーにより作製した MoS_2 FET の伝達特性を Fig. 3 に示す。Fig. 3 より n 型 FET の動作を確認した。現在、これらを組み合わせた MoS_2 FET の作製を行っている。

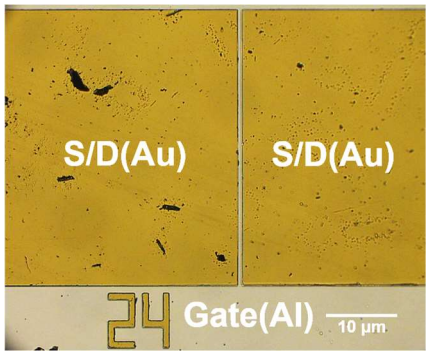

Fig. 1 光学顕微鏡像

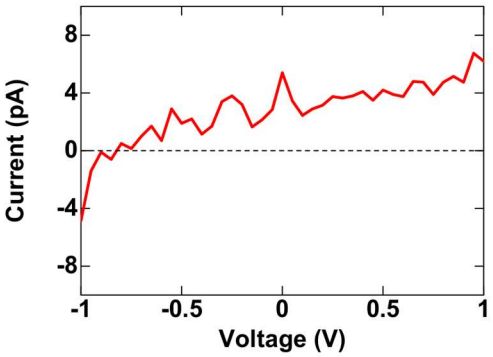

Fig. 2 ナノギャップの電流電圧特性

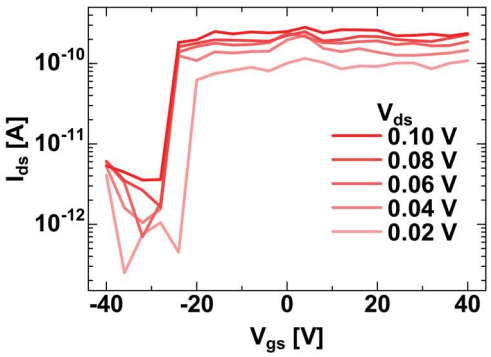

Fig. 3 MoS_2 FET の伝達特性