高撥水性キャリア輸送界面を用いた塗布型有機トランジスタの低電圧・安定駆動

Low-voltage and Stable Operation of Solution-Processed Organic Transistors Based on Ultrahydrophobic Carrier Transport Interface

○(D)北原 暁[1]，浜井貴将[1]，松岡悟志[1]，荒井俊人[1]，長谷川達生[1,2]
（東大院工[1]，産総研 FLEC[2]）
○Gyo Kitahara[1], Takamasa Hamai[1], Satoshi Matsuoka[1], Shunto Arai[1], Tatsuo Hasegawa[1,2]
(Univ. Tokyo[1], AIST-FLEC[2])
E-mail: kitahara@hsgw.t.u-tokyo.ac.jp

薄膜トランジスタ（TFT）を構成する電極・絶縁膜・半導体層をすべて塗布法により形成するプリンテッドエレクトロニクス技術において、半導体として用いる塗布型有機半導体に固有なキャリア輸送性能を十分に引き出しつつ、その駆動安定性と低電圧動作を実現することが主要な課題となっている。この観点では、表面エネルギーがきわめて低い高撥水性絶縁膜と半導体層との界面形成が有効であり、実際、界面キャリアトラップの抑制によって、理論限界に近い急峻なスイッチング特性が得られることが報告されている[1]。前回に引き続き本研究では、高撥水性パーフルオロポリマーCytop®層を活用することにより、SuPR-NaP®法[2]による超高精細な印刷銀電極を形成するとともに、高撥水性のキャリア輸送界面を有するボトムコンタクト型 TFT を塗布法により形成し、その特性のさらなる改善を試みた。その結果、ヒステリシスの抑制された安定駆動の実現と、急峻なスイッチングにもとづく低電圧駆動の確認に成功したので報告する。

素子作製では、酸化膜のないシリコン基板をゲート電極として用い、その上にパーフルオロポリマーCytop®層の塗布、SuPR-NaP®法によるソース・ドレイン電極の形成[3]、プッシュコート法[4]による DA 型ポリマー半導体層（PDVT-10）[5]の形成を順次行い、ボトムゲート・ボトムコンタクト（BGBC）型 TFT を構築した。比較のため、典型的な親水性絶縁膜であるシリコン酸化膜をゲート絶縁層、金蒸着膜をソース・ドレイン電極とする BGBC 型素子も併せ作製した。Cytop® 絶縁層は SiO_2 絶縁層と比較して、オン領域におけるヒステリシスが抑えられ、かつサブスレッショルドスイング値（1.2 V/decade）から見積もった界面トラップ密度は、SiO_2 界面よりも一桁低い、3×10^{11} /eVcm^2 であった（Fig.(a)）。さらに、100 nm 厚のシリコン酸化膜上に様々な厚みの Cytop® 絶縁層を塗布し TFT を構築したところ、20 nm 厚の Cytop®絶縁層を用いた場合には、180 mV/decade の急峻な立ち上がりが確認された（Fig.(b)）。以上から、高撥水性 Cytop®絶縁界面にもとづく界面キャリアトラップ密度の抑制と、その高キャパシタンス化により、塗布型 TFT の低電圧・高安定駆動を実現できることが実証された。

[1] B. Blülle *et al., Phys. Rev. Appl.* **1**, 034006 (2014). [2] T. Yamada *et al., Nat. Commun.* **7**, 11402 (2016).
[3] G. Kitahara *et al., Org. Electron.* **50**, 426-428 (2017). [4] M. Ikawa *et al., Nat Commun.* **3**, 1176 (2012).
[5] H. J. Chen *et al., Adv. Mater.* **24**, 4618-4622 (2012).

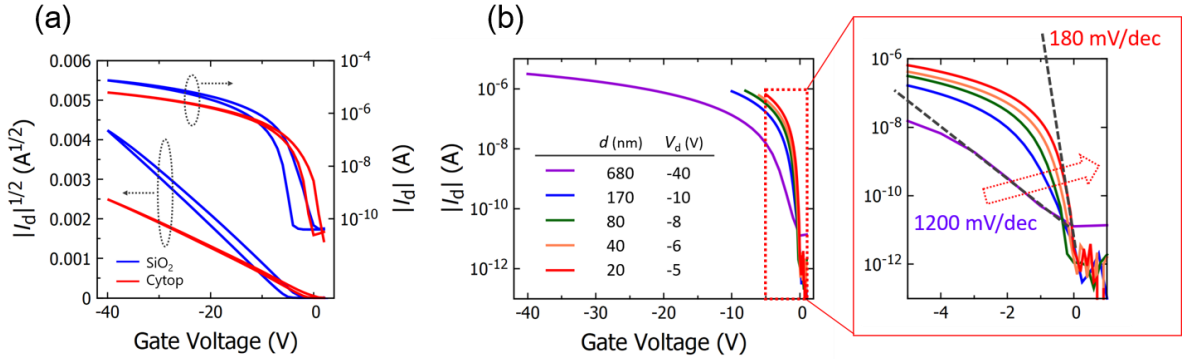

Fig. (a) Transfer characteristics (V_d=−40 V) with two different gate dielectric. Gate dielectric layer is (a) Cytop® (red curve) and SiO_2 (blue curve), respectively. (b) Switching characteristics of TFTs with different thickness of Cytop® layers on silica substrates.

© 2019年 応用物理学会