SFQパルス駆動マトリクスメモリの実現に向けた動作解析

Operation analysis for the realization of matrix memory driven by SFQ Pulses

名大院工¹, JST さきがけ², ^O竹下 雄登¹, 神谷 智大¹, 佐野 京佑¹, 田中 雅光¹,

山下太郎^{1,2},藤巻朗¹

Nagoya Univ.¹, JST PRESTO², °Yuto Takeshita¹, Tomohiro Kamiya¹, Kyosuke Sano¹, Masamitsu Tanaka¹, Taro Yamashita^{1,2}, and Akira Fujimaki¹ E-mail: takeshita@super.nuee.nagoya-u.ac.jp

背景単一磁束量子(SFQ)回路は、SFQ パルスを利用することで高速動作性と低消費電力性を実現している。SFQ 回路の課題の一つとしてその高速動作性・低消費電力性に追随する超伝導メモリの不在があげられる。このようなメモリ実現のためにパルス駆動の新たな超伝導メモリを提案している。本研究では、SFQ パルスでのメモリの書き換えと、内部情報のSFQ パルスによる非破壊読み出しの実現に向け、必要となる回路パラメータを数値解析により検討した。

動作解析 超伝導体/磁性体/絶縁体/超伝導体 接合における磁性体の膜厚を制御することで、 π位相シフタとして機能するπ接合を実現でき る[1]。Fig.1 に示すようにπ接合と通常の0接 合がループに含まれる 0-π SQUID は 2 つの縮 退した安定状態をもち、各々の安定状態におい て互いに異なる向きの周回電流がループ中に 流れる。本研究のメモリセルではその向きを2 値信号の0と1に対応させる。また、0-π SQUID はループインダクタンスを制御することで2 つの状態間のポテンシャル障壁の大きさ∆Eを 変化させることができ、ΔE を十分小さくする ことで SFO パルスによる書き換えが可能とな る。SFQ パルスを用いることで、従来はビッ ト線やワード線の駆動に伴う CR 時定数や L/R 時定数によって制限されていたメモリへのア クセス時間を大幅に短縮できる可能性がある。

Fig.2 に今回提案するメモリセルの回路図を 示す。 $0-\pi$ SQUID の0 接合を DC-SQUID と置 き換えたものを StorageLoop として用いている。 $I_x \ge I_Y$ は StorageLoopの内部状態を書き換える 制御線で I_{read} は読み出し信号を送る制御線で ある。今回これらの制御線として Josephson Transmission Line(JTL) を 用 い て い る。 StorageLoop における周回電流の向きを読み出 し用の SQUID によって検知し、 $I_x \ge I_{read}$ に同 時に SFQ パルスが入力されたとき、読み出し 信号が出力される。SFQ パルスによる動作と 磁気結合による磁束の供給のために回路の各 インダクタンスは適切な値に設定する必要が ある。

Fig.3 にメモリセル単体での書き換え及び読み出しのシミュレーション結果を示す。まず書き換えに関して、 $I_X \ge I_Y$ が同時に入力された場合のみ、StorageLoop内の周回電流の向きが変化し、書き換えが行われている。この時、 I_Y によって ΔE の高さが変調されており、 I_Y の入

力なしでは書き換えが実行されない。読み出し に関しては、周回電流がマイナスの場合には、 $I_X \ge I_{read}$ が同時に入力することでReadoutから SFQ パルスが出力される一方、周回電流がプ ラスの場合には SFQ パルスが出力されず、内 部の状態を正しく読み出せていることが分か る。StorageLoopには I_X からのみの入力となり、 ΔE が高いままなので内部状態が書き換わら ず、非破壊読み出しが可能となる。

謝辞 本研究は、特別推進研究(18H05211)の 支援を受けて実施したものである。動特性解析 には横浜国立大学で開発された pJSIM[2]を用 いている。

参考文献

[1] V.V. Ryazanov *et al.*, Phys. Rev. Lett. **86**, 2427 (2001).

[2] Y.Yamanashi *et al.*, Supercond. Sci. Technol., **31**, 105003 (2018)



Fig.3 Result of simulation