

ナノ構造化によるシリコン薄膜の ZT 増強と平面型熱電デバイス開発

ZT enhancement and development of planar-type silicon thermoelectric devices by nano-patterning

東大生研¹, フライブルク大², JST さきがけ³, ○柳澤 亮人¹, P. Ruther², O. Paul², 野村 政宏^{1,3}

IIS Univ. of Tokyo¹, IMTEK Univ. of Freiburg², JST PRESTO³, ○R. Yanagisawa¹, P. Ruther², O. Paul², M. Nomura^{1,3}

E-mail: r-yanagi@iis.u-tokyo.ac.jp

背景: 熱電変換技術はクリーンで耐久性の高いエネルギーハーベスタとして IoT スマート社会における応用が注目されており、モジュールの効率・性能向上が課題となっている。これまで材料研究とナノ構造化技術の進展により性能指数 ZT の向上が実現されており、モジュール開発のフェーズに入っている。当研究室においてはフォノンニック結晶 (PnC) ナノ構造を用いた Si 薄膜の ZT 向上を報告しており[1]、先の応用物理学会にてデバイス応用への取り組みを報告した[2]。今回、Si 薄膜材料を用いた平面型熱電変換デバイスの設計および性能について報告する。

手法・結果: 平面型熱電モジュールの要素として図 1(a)に示すようなエアブリッジ構造を持つデバイスを設計し、厚さ 300 nm の n 型多結晶シリコンを活性層を持つ SOI ウエハに試料の作製を行った。温度差が発生するブリッジ中の熱電材料部分に、周期 300 nm の円孔配列 PnC ナノ構造を作製することでシリコン中の熱フォノンの散乱を増強し、熱伝導率の低減と ZT の向上を行う。図 1(b)に示すように、適切な寸法のナノ構造を用いることで、p 型・n 型の Si 薄膜において 2 倍以上の ZT 向上を達成した。デバイスはリソグラフィプロセスを用いて作製され、ナノ構造の作製には電子線リソグラフィを用いた。デバイスに外部温度差 ΔT_{SET} を与えた際の熱起電力の測定結果を図 1(c)に示す。40 ユニット直列に集積されたデバイスにおいてナノ構造導入による起電力向上を実現した。さらにナノインプリントリソグラフィ (NIL) を用いて PnC ナノ構造を作製することでデバイスの大面積化を行い、1 mm²の範囲に 1500 ユニットを集積したとき、熱起電力は数 10 mV であった。リソグラフィベースの本モジュール化手法を、より ZT の高い薄膜材料に応用することで、低消費電力用途のハーベスタを実現できると考えられる。

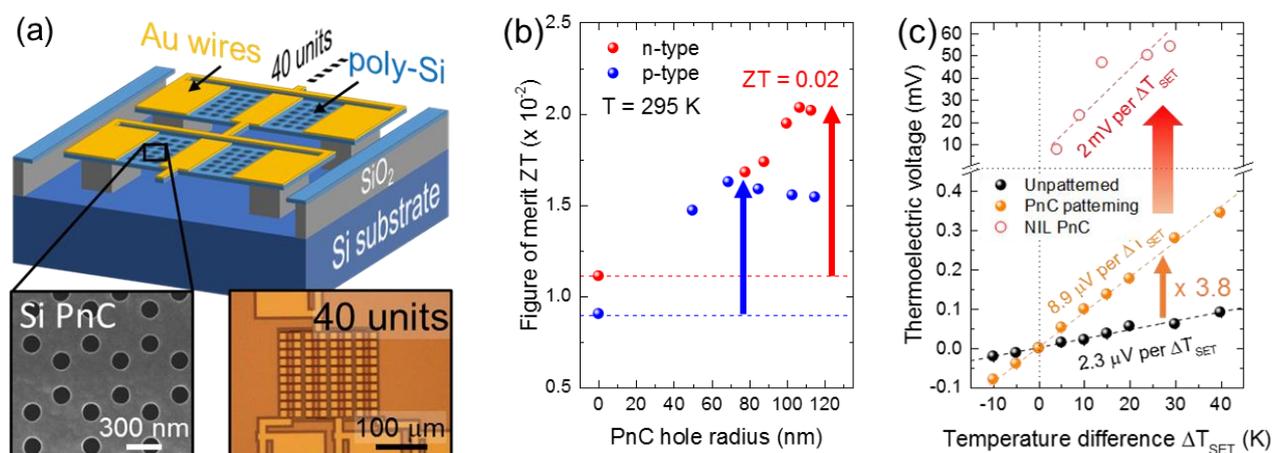


Figure 1. (a) Schematic picture of uni-leg planar-type silicon thermoelectric device and SEM image of nano-patterned poly-Si membrane, and optical microscope image of 40 units devices. (b) Measured ZT of nano-patterned Si membrane as a function of hole radius. (c) Measured thermoelectric voltage of nanopatterned devices.

謝辞: 本研究は、科学研究費補助金 (15K13270, 17H02729)、および JST さきがけの支援により遂行された。**参考文献:** [1] Masahiro Nomura, *et al.*, *Appl. Phys. Lett.* **106**, 223106 (2015). [2] 柳澤亮人, 野村政宏, 他, 第 79 回応用物理学会秋季学術講演会, 20p-234B-3, 愛知 (2018).