

HfO₂ 強誘電体トンネル接合メモリのサイクル不良メカニズムの解明

Clarification of Endurance Failure Mechanisms for HfO₂-based Ferroelectric Tunnel Junction Memory

○山口まりな、藤井章輔、株柳翔一、上牟田雄一、井野恒洋、
中崎靖、高石理一郎、市原玲華、齋藤真澄

東芝メモリ株式会社 メモリ技術研究所 デバイス技術研究開発センター

Device Technology R&D Center, Institute of Memory Technology R&D, Toshiba Memory Corporation

E-mail: marina1.yamaguchi@toshiba.co.jp

近年、薄膜強誘電体 HfO₂ を用いたトンネル接合メモリ (Ferroelectric Tunnel Junction, FTJ) が、次世代不揮発メモリの候補の一つとして注目されている。HfO₂ FTJ は、強誘電体 HfO₂ の分極方向に依存してトンネル電流が変調されることを利用したメモリであり、我々は nA オーダでの低電流動作、自己電流制限機能、整流性などの優れた性能を有する HfO₂ FTJ の動作実証に成功した[1]。本研究では HfO₂ FTJ の信頼性に焦点を当て、書き換え耐性の劣化メカニズムを調査した。HfO₂ FTJ は百回程度の書き換えサイクルの後にサイクル不良に至るが、不良は必ずリセット動作中に発生する (Fig.1)。そこで本研究では、まず、TDDB (time-dependent dielectric breakdown) 法により、セル構造の本質的な破壊耐性 T_{bd} を調査し、書き換えサイクル試験で破壊が生じるまでの総ストレスとの大小関係を比較した。測定に用いたデバイスは強誘電体 HfO₂(4nm)/界面層 SiO₂(1.2nm) の積層構造を電極で挟んだ構造であり、セル径は~200nm である。Fig.2 に -5.2V での TDDB 測定による破壊時間 T_{bd} と、Fig.1 のサイクル特性を -5.2V 相当のストレス時間に変換した値 T_{eff} の比較を示す。HfO₂ FTJ のサイクル特性は、セルの読み出し電流がセット電流の閾値、リセット電流の閾値に到達するまでそれぞれ正、負のパルス電圧を増大させる Voltage Ramp-up Stress (VRS) を用いて取得したため、一定電圧を印加する Constant Voltage Stress (CVS) を用いた TDDB とストレス時間を比較するために [2] CVS ⇔ VRS 変換式を用いた。Fig.2 より、サイクル破壊は TDDB よりも大幅に短時間で生じていることが分かった。すなわちセル構造が本来持つ絶縁破壊耐性よりも極めて小さなストレスでサイクル不良が生じていることが明らかとなった。Fig.3 には、破壊直前の最終リセットシーケンスを示す。高い負電圧を印加してもリセット電流の閾値以下に到達できておらず、非常に高い電圧により破壊に至ることがわかる。このことは、繰り返しの書き換えストレスによって、リーク電流 (SILC) が増大し、リセット電流の閾値に到達できないことがサイクル破壊の原因であることを示す。従って HfO₂ FTJ のサイクル特性の向上には、欠陥生成のし難い良質な強誘電体薄膜、界面層の開発が必要である。

[1] S. Fujii et al., Symp. on VLSI Tech., (2016) pp.148-149.

[2] A. Kerber et al., IEEE Electron Device Lett., vol27, no.7, pp.609-611, Jul. 2006.

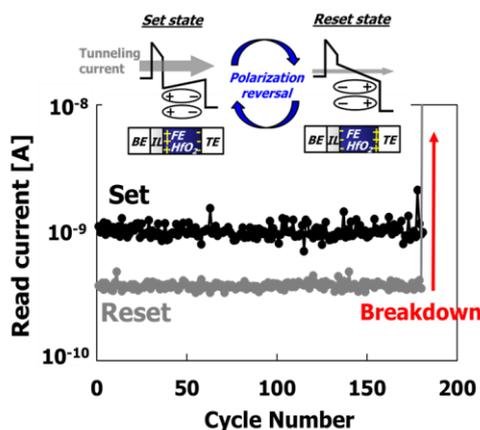


Fig.1 Typical set/reset cycling endurance of the HfO₂ FTJ.

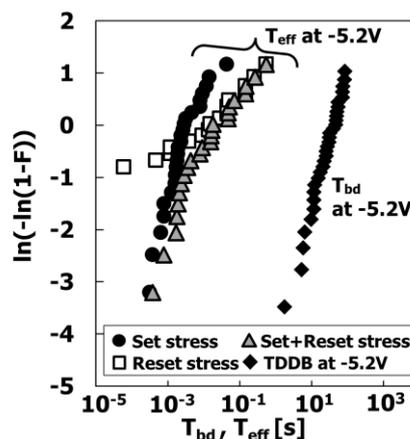


Fig.2 Comparison of T_{bd} and equivalent stress time, T_{eff} during cycling.

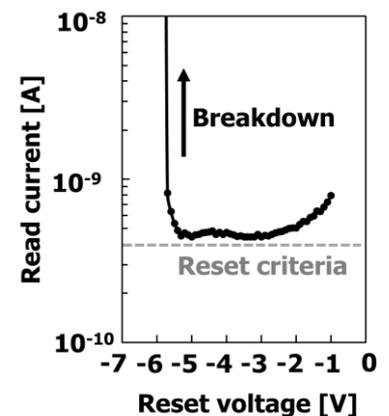


Fig.3 Read current vs. reset voltage curve of final reset sequence.