

新規縦構造を用いた高いダイナミックな耐久性を持つ先進 Si パワー半導体

Advanced Si Power Semiconductor with High Dynamic Ruggedness utilizing Novel Vertical Structure

三菱電機(株)パワーデバイス製作所^o中村 勝光, 鈴木 健司, 西 康一

Power Device Works, Mitsubishi Electric Corporation, Katsumi Nakamura, Kenji Suzuki, Koichi Nishi

E-mail: Nakamura.Katsumi@bc.MitsubishiElectric.co.jp

1. はじめに

Si 系パワー半導体の持続的な発展には、大口径(≥ 200mm)ウエハを活用し、半導体の縦方向シュリンクと高いダイナミックな耐久性を両立する縦構造技術がキーとなる。本論文では、大口径 FZ ウエハの製造技術にマッチングし、ダイナミックな耐久性とトータルロス性能を向上させる LPT(II)バッファ層と Controlling Carrier-Plasma Layer (CPL)領域からなる縦構造が、有効な縦構造技術であることを示す。

2. 新規縦構造コンセプト

図 1-(a-2),(b-2)には、それぞれ今回提案する縦構造を有する IGBT および diode を示す。新規縦構造は、下記役割を担う LPT(II) バッファ層⁽¹⁾と CPL 領域を組み合わせた縦構造⁽²⁾である。

(a) LPT(II)バッファ層:

- 主接合への逆バイアス条件時に裏面(コレクタ, カソード)側へ伸びる空乏層のみを止める

(b) CPL 領域:

- ダイナミック動作時に裏面側に蓄積した残留キャリアプラズマ層を活用して電界強度の勾配を緩やかにしたり、キャリアの再結合を促進する

CPL は、イオン種として荷電粒子を用い、高エネルギーイオン注入技術と薄ウエハプロセス技術にて形成する。

図 2 は、LPT(II)と CPL それぞれに関する低温での Photoluminescence (PL)法にて解析したスペクトル結果である。CPL は、LPT(II)に比べ 2 つの特徴的なピークの準位が存在する。この準位が、特に diode にてターンオフ動作時のキャリアの再結合に寄与するトラップであると考えられる。

3. 実験結果

3-1. IGBT 性能⁽³⁾

図 3 には、図 1-(a)に示す 2 種類の 1200 V CSTBTTMに関する

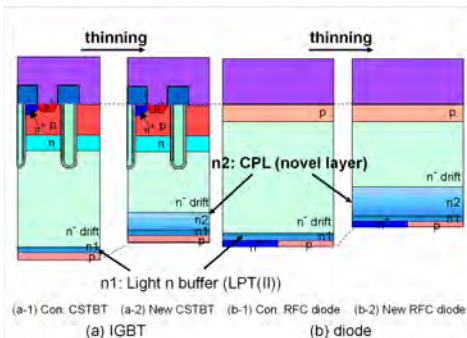


Fig. 1. Schematic cross sectional view of various power semiconductors.

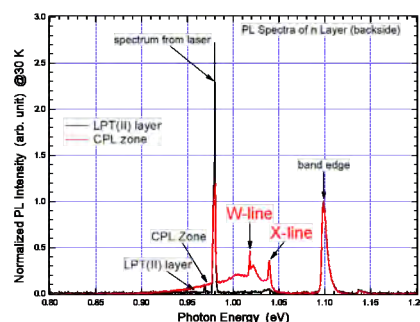


Fig. 2. PL spectra of the new backside n layers (@30 K).

ターンオフ波形を示す。CPL 領域を有する新規 CSTBT は、LPT (II)層のみの CSTBT に比べ、コレクタ側に残留キャリアプラズマ層が存在する。その結果、新規 CSTBT では、ターンオフ動作時のコレクタ側への空乏層の伸びを緩やかにすることで、従来構造のような snap-off 挙動およびその後の発振現象抑制し、優れたスイッチング動作を示す。

3-2. diode 性能⁽²⁾

図 4 は、図 1-(b)に示す 2 種類の 1200 V Relaxed Field of Cathode (RFC) diode に関するスナッピーリカバリー条件でのリカバリー波形である。新規 RFC diode は、従来の RFC diode より縦方向シュリンクしているものの、巨大なテール電流抑制し、厳しい条件下でも遮断可能である。本挙動は、CPL 領域にてリカバリー動作後半にキャリア再結合が促進したことに起因した現象と考える。

3-3. トータルロス性能

図 5 は、IGBT, diode それぞれの ON 電圧とターンオフロスのトレードオフ特性である。いずれのデバイスでも、CPL 技術を採用することによりダイナミックな制御性や耐久性向上しながら、縦方向シュリンクによる低トータルロスを実現する。

4. まとめ

Si 系パワー半導体の縦構造として、LPT(II)バッファ層と CPL 領域からなる縦構造が有効であることを明らかにした。提案する縦構造では、ダイナミック動作時の制御性や耐久性向上しながら、縦方向シュリンク化による低トータルロス性能を実現する結果が得られた。CPL 技術は、性能向上および大口径化する Si ウエハの製造技術にマッチングする観点から、Si 系パワー半導体のさらなる飛躍へ寄与する有効なコア技術である。

参考文献

- (1) K. Nakamura et al., Proc. ISPSD2006, pp. 133-136, 2006.
- (2) K. Nakamura et al., Proc. ISPSD2017, pp.177-180, 2017.
- (3) K. Suzuki et al., Proc. ISPSD2018, pp. 128-131, 2018.

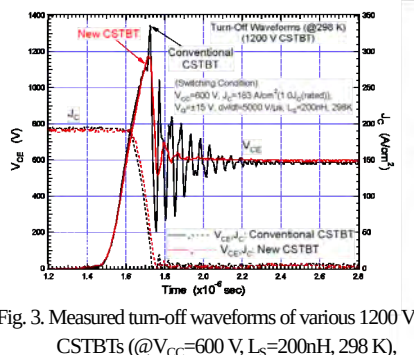


Fig. 3. Measured turn-off waveforms of various 1200 V CSTBTs (@VCC=600 V, LS=200nH, 298 K).

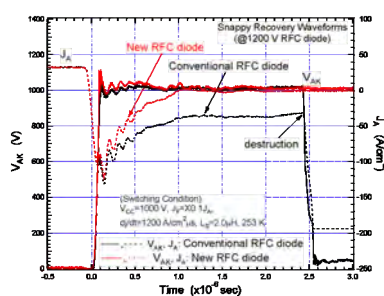
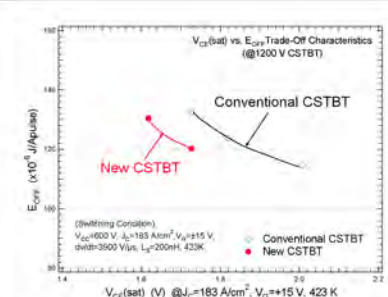
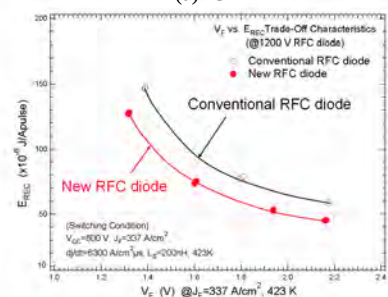


Fig. 4. Measured reverse recovery waveforms of various 1200 V RFC diodes (@VCC=1000 V, LS=2.0μH, 253 K).



(a) IGBT



(b) diode

Fig. 5. Trade-off characteristics of on-state voltage and turn-off loss of various 1200 V power semiconductors (423 K).