# TID 影響下における MOSFET の動的特性劣化モデルの開発

## Development of dynamic deterioration model of MOSFET under TID effect

## 東京工業大学, ○大島佑太, 安藤幹, 平川顕二, 岩瀬正幸, 小笠原宗博, 依田孝, 石原昇, 伊藤浩之

Tokyo Institute of Technology, <sup>O</sup>Yuta Oshima, Motoki Ando, Kenji Hirakawa,

### Masayuki Iwase, Munehiro Ogasawara, Takashi Yoda, Noboru Ishihara, Hiroyuki Ito

### E-mail: paper@lsi.pi.titech.ac.jp

### はじめに 1.

宇宙、原子力等の放射線照射環境では放射線による 半導体の特性劣化や故障が問題となる. 我々は多量の 放射線が長期間照射される環境で MOSFET の特性を 劣化させる TID (Total Ionizing Dose effect)の対策技術 を検討している. TID は放射線の電離作用による酸化 膜への電荷蓄積により MOSFET の閾値電圧変動とド レイン・ソース間リーク電流の増加を引き起こす現象 である. TID による MOSFET の特性劣化量は放射線の 吸収線量[rad]に依存して変動するため、特性変動を考 慮に入れた TID 対策を検討する必要がある.

本研究では、TID による MOSFET の特性劣化を Verilog-A を用いて動的モデル化し, TID が CMOS 回 路へ与える影響と対策について考察したので報告する.

### 動的特性劣化モデル 2.

TIDによるMOSFETの特性劣化モデルが提案されて いる[1]. 提案モデルでは MOSFET のゲートに接続し た定電圧源で閾値電圧変動を、ドレイン・ソース間に 接続した定抵抗でリーク電流増加を表現している.本 研究では電圧源 Δ VTH と電流源 ILEAK を Verilog-A で記 述し, 定電圧源と定抵抗から差し替えることで動的特 性劣化モデルを実現した. 図1に動的特性劣化モデル の概略図を示す.本モデルでは、特性劣化量が吸収線 量に対して指数的に変動する特性[2]と特性劣化の実 測データ[3]の報告をもとに、特性劣化量の吸収線量依 存性を数式化して $\Delta V_{TH} \ge I_{LEAK}$ に記述している.

### シミュレーション З.

動的特性劣化モデルを使用して図2に示すレベルシ フト型ドライバ回路の消費電流をシミュレーションし た. ドライバ回路は入力電圧 VIN (1.8 V)を 5.0 V にシフ トアップして 20 fF の負荷容量を駆動する構成である. 設計環境はCadence社Virtuoso、シミュレータはSpectre RF を利用した.図3にドライバ回路を200 krad 周期で 10 Mrad までスイッチングした場合の消費電流シミュ レーションの結果を示す. モデルを接続していない場 合の消費電流は最大 31.4 pA であるのに対して、モデ ルを接続した場合は 5.99 nA まで増加している. 図 1 より NMOS のリーク電流は 10 nA オーダ, PMOS は pA オーダと、NMOS のリーク電流が支配的であるた め,消費電流はNMOSのリーク電流の大きさに依存す る. さらに本ドライバ回路の構成では PMOS が ON の 場合に NMOS のリーク電流が電源・GND 間で導通す る. よって消費電流は PMOS×2 が ON となる V<sub>N</sub> が HIGH 時に大きく, PMOS×1 が ON となる V<sub>IN</sub> が LOW 時に小さくなり矩形波状となる.以上より NMOS 数の 削減や, PMOS が ON 時のリーク電流導通の抑制が TID 対策に繋がるといえる.

結論 4.

本研究では Verilog-A を用いて TID による MOSFET の動的特性劣化モデルを開発しシミュレーションを行 った.本研究で扱ったドライバ回路ではNMOSのリー ク電流増加が顕著であるため NMOS に TID 対策を施 す必要がある.このように動的特性劣化モデルは TID 対策のアプローチを検討する上で有効であるといえる. 5. 謝辞

本研究はVDECを通し、日本ケイデンス株式会社、メンター株式会社 の協力で行われたものである。

参考文献

[1] D. M. Colombo et al., IEEE transaction on Device and Materials Reliability, Vol.18, No.1, pp.27-36 (2018)
[2] G. I. Zebrev et al., IEEE transaction on Device and Materials Reliability, Vol.56, No.4, pp.2230-2236 (2009)
[3] M. Bochenek, Doctoral thesis, AGH University of Science and Content of Science and Content

Technology, Faculty of Physics and Applied Computer Science (2012)

