

# SiN キャップ層高温熱処理により GaN 中に導入される深い準位

## Deep-level traps introduced in GaN by high-temperature thermal treatment with SiN cap layer

名大工<sup>1</sup>, 名大院工<sup>2</sup>, 名大未来研<sup>3</sup>, 豊田合成<sup>4</sup>

◎(B)古田 悟夢<sup>1</sup>, 堀田 昌宏<sup>2,3</sup>, 田中 成明<sup>4</sup>, 岡 徹<sup>4</sup>, 須田 淳<sup>2,3</sup>

Nagoya Univ.<sup>1,2,3</sup>, Toyota Gosei<sup>4</sup> ◎S. Furuta<sup>1</sup>, M. Horita<sup>2,3</sup>, N. Tanaka<sup>4</sup>, T. Oka<sup>4</sup>, J. Suda<sup>2,3</sup>

E-mail: furuta.satomu@h.mbox.nagoya-u.ac.jp

イオン注入後やプロセスダメージの回復のために高温熱処理(アニール)が行われる。高温熱処理には欠陥の回復効果が期待される一方、新たな欠陥生成の恐れもある。本研究では n 型 GaN ホモエピタキシャル成長層に対して SiN キャップ層を形成後に高温熱処理を行い、その後キャップ層を除去してショットキー電極を形成し GaN 中に生成される深い準位とその深さ分布について詳しく調べたので報告する。

n<sup>+</sup>型 GaN 基板の上に MOVPE 法により実効ドナー密度  $2\sim 3 \times 10^{15} \text{ cm}^{-3}$  の n 型ホモエピタキシャル成長層を  $10 \mu\text{m}$  成長した試料を用意した。スパッタ法により SiN 膜を形成し、N<sub>2</sub> 雰囲気中で  $950\sim 1150^\circ\text{C}$  で熱処理を行った。その後フッ酸により SiN 膜を除去、Ni を EB 蒸着して表面にショットキー電極、裏面にオーミック電極を形成し DLTS 測定を行い、深い準位とその深さ方向分布を評価した。

$1150^\circ\text{C}$  で 4 分間熱処理を行った試料の DLTS スペクトルを Fig. 1 に赤線で示す。5 つの電子トラップ(ET1~ET5)が観測された。密度が最も大きかったのは ET5 ( $E_c - 0.75 \text{ eV}$ ) であり  $1 \times 10^{13} \text{ cm}^{-3}$  であった。Fig. 1 に黒線で示すように As-grown の試料では目立ったピークは観測されていない。また、熱処理温度が高いほどトラップ密度が大きいことも確認しており、これらの電子トラップは SiN キャップ層熱処理によって GaN 中に導入された点欠陥である。

ET4、ET5 について、深さ方向分布を調べた結果を Fig. 2 に示す。表面付近でトラップ濃度が高く、深い領域になるほど減少していくことがわかる。このことからトラップは熱処理中に結晶内部で生成されているのではなく、SiN/GaN 界面から結晶内部に拡散していることが示唆される。

トラップの密度自体は比較的小さいが、イオン注入の活性化アニールなどでは、結晶性の回復と同時にこのようなトラップの導入も生じていることを考慮する必要がある。

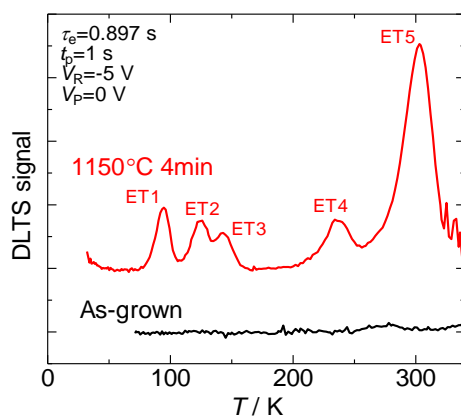


Fig. 1: DLTS spectra of thermal treated and as-grown samples.

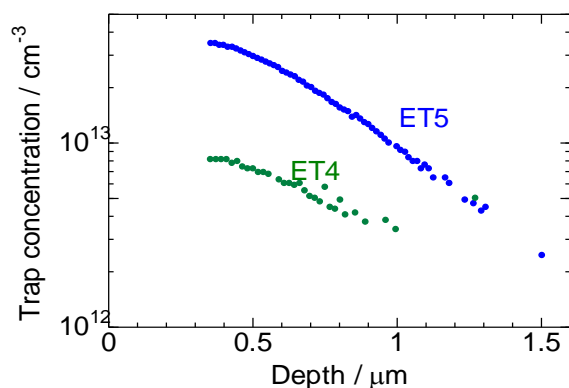


Fig. 2: Depth profiles of ET4 and ET5.