Si-IGBT プロセスによる FZ-Si の少数キャリアライフタイムへの影響評価-III-

Third-Phase Evaluation of Minority Carrier Lifetime in FZ-Si Affected by Si-IGBT Process

[•]小林 弘人 ¹, 横川 凌 ^{1,2}, 木下 晃輔 ¹, 沼沢 陽一郎 ¹, 小椋 厚志 ¹, 西澤 伸一 ³

更屋 拓哉⁴, 伊藤 一夫⁴, 高倉 俊彦⁴, 鈴木 慎一⁴, 福井 宗利⁴, 竹内 潔⁴, 平本 俊郎⁴ (1. 明治大理工, 2. 学振特別研究員 DC, 3. 九州大工, 4. 東京大工)

^oH. Kobayashi¹, R. Yokogawa^{1,2}, K. Kinoshita¹, Y. Numasawa, A. Ogura¹, S. Nishizawa³

T. Saraya⁴, K. Ito⁴, T. Takakura⁴, S. Suzuki⁴, M. Fukui⁴, K. Takeuchi⁴, and T. Hiramoto⁴

(1. Meiji Univ., 2. JSPS Research Fellow DC, 3. Kyushu Univ., 4. Univ. of Tokyo.)

E-mail: ce171027@meiji.ac.jp

【背景・目的】Si 絶縁ゲートバイポーラトラン ジスタ(Si-IGBT)は高耐圧パワー半導体デバイ スとして今後の主流になると期待され、3D ス ケーリング[1][2]等の開発が進められている。 さらに、Si-IGBT の性能向上にはキャリアライ フタイム制御も重要である[3]。

Si-IGBT 製造には、周囲に空乏層を作り耐圧 を高めるためにガードリングを形成する必要 がある。このガードリングを形成するプロセス では、1100℃、3 hour の高温ウエット酸化処理 で約1µmのマスク酸化膜を形成し、リソグラ フィとエッチングでパターンを形成し、Bイオ ン注入を行う。続いて1100℃、20 hour の拡散 処理を行なっている。本研究では、高温ウエッ ト酸化処理プロセスにより、酸素が FZ-Si 中に 注入され、少数キャリアライフタイムが減少す ることを見出したので報告する。

【実験】厚さ380µmのFZ-Si 基板を用いて,表 1に示す2種類のプロセスを施して試料を作成 した。Process A は高温ウエット酸化処理した ものであり、それに対し Process B は 1100℃、 3 hour の窒素高温熱処理を行なったものであ る。これら2種類のプロセスにおける少数キャ リアライフタイムの影響を評価した。表面保護 酸化膜は Si 基板に高温窒素処理した場合に起 きる窒化を阻止するものである。

少数キャリアライフタイムはSinton社WCT-120を用いて光導電率減衰法により測定した。 測定基板にはフッ酸処理により酸化膜を除去 後にキンヒドロンメタノール(QH)パッシベー ションを施した。また、高温酸化処理後の基板 中の酸素を、酸化膜を除去後に FTIR(Fourie Transform Infrared Spectroscopy)で測定した。

【結果と考察】Fig.1に高温ウエット酸化処理 を施した Process A と酸化の代わりに高温窒素 処理を施した Process B における各試料のキャ リアライフタイムの測定結果を示す。Fig.1よ り高温酸化処理の試料におけるキャリアライ フタイムは高温窒素処理の試料のキャリアラ イフタイムに比べて大きく減少している。 Fig.2にFZ-SiのAs-grown 基板 と高温酸化処 理後に酸化膜を除去した試料における FTIRの 測定結果を示す。Fig.2より酸化処理後の基板 においては 1107 cm⁻¹にピークが観測される。 このピークは格子間酸素のピークであり、この 酸素の深さ方向での濃度分布は表面濃度を 2.0×10¹⁷ cm⁻³とする補誤差関数で表されること を確認している。この酸素注入により局所スト レスや酸化で発生した格子間 Si などの点欠陥 が高温酸化処理におけるキャリアライフタイ ム劣化の要因のひとつとして考えられる。

以上、本研究は高温酸化処理により FZ-Si 基 板のバルク中に酸素が注入されること、及びキ ャリアライフタイムが劣化することを明らか にした。ガードリングプロセスを含めた Si-IGBT プロセスの最適化が必要である。

- 【謝辞】 本研究の一部は新エネルギー・産業 技術総合開発機構の支援のもと実施された。 【参考文献】
- [1] K. Kakushima et al., IEDM2016, 268 (2016).
- [2] T. Saraya et al., IEDM 2018, 8.4.1 (2018).
- [3] N. Iwamuro and T. Laska., IEEE Trans. Electron Devices, 64, 741 (2017).

	able	: 1	Process	flow.
--	------	-----	---------	-------

Process	Protection SiO ₂ formation (900°C, 30 min)	Wet Oxidation (1100°C, 3 hour)	N ₂ treatment (1100°C, 3hour)	N ₂ anneal (1100°C, 20 hour)
Process A	\checkmark	\checkmark		\checkmark
Process B	\checkmark		\checkmark	\checkmark



Fig. 1 Carrier lifetimes for process A, B and as-grown



Fig. 2 FTIR spectra for substrate after removing wet oxide and as-grown substrate.