# ゲート・オーバーラップ構造の水素終端ダイヤモンド MOSFET のシミュレーション

# Device simulation of Hydrogen-terminated Diamond MOSFET with Overlapped Gate Electrode

王　聞欣，畢　特，川原田　洋

Wenxin Wang，Te Bi，Hiroshi Kawarada

E-mail: oubunkin@toki.waseda.jp

**背景:**水素終端ダイヤモンドと絶縁膜 $Al_2O_3$ の界面に負電荷が存在することを支持する C-V 法等の実験結果がある。ALD 法による $Al_2O_3$ のマイナスの帯電傾向のため、界面の負電荷シートの分極作用によって、ホールが誘起されるモデル（２次元固定負電荷）が提唱されている[1]。

**実験:** ゲート領域が絶縁膜を介してソースおよびドレイン領域に重なったオーバーラップ構造のダイヤモンド MOSFET およびゲートドレイン領域の長いダイヤモンド MOSFET を製作し、そのデバイスの $I_{DS}$-$V_{GS}$ 特性を観測し、これらの静特性をデバイスシミュレータ（Silvaco Atlas）で再現した。Fig.1、Fig.2 の構造に実験から得たパラメータを用いて、界面に密度 $4\times10^{12}cm^{-3}$ の負電荷(青いマイナスマーク)を置くことによって、体積密度～$10^{20}cm^{-3}$ のホール(赤いプラスマーク)を誘起することが出来、かつ閾値を制御可能である。

**結果:** ホール移動度を $70cm^2/V_S$ と設定し、ゲート電極に 4V のステップで、ドレイン電極に０V から-50V まで電圧を印加し、図 3、図 4 が得られた。デバイス構造の差異を除き、各パラメータが一致するので、その 2 つの構造のデバイスの性能差異が分析できる。

実験評価用の pFET の $I_{DS}$-$V_{DS}$ 特性を図 3 で示す。$V_{GS}$＝-20V、$V_{DS}$＝密度は 79mA/mm、134mA/mm だった。オーバーラップデバイスの電流密度は図 2 の従来のデバイスよりある程度低下したが、飽和する傾向ははっきり見える。大電流を出力しようとする場合、従来より広い幅のデバイスを作製し、耐圧を保障すると同時に、チャネルの長さを短くすることが必要と考えられる。また、ゲート電圧減少に伴い、Fig.2 のドレイン電流は上限に近づいていくと見られるが、Fig.1 のデバイスでは見られない。

[1] H.Kawarada et al.Sci.Rep.7,42368/1-8, (2017)

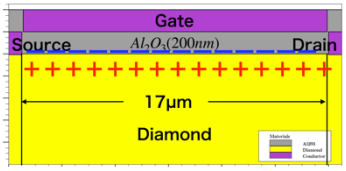


Fig.1. Overlapped hydrogen-terminated

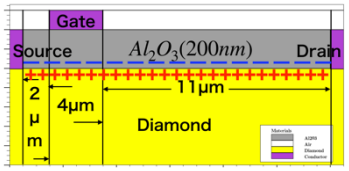


Fig.2. Long gate-drain

hydrogen-terminated diamond MOSFET

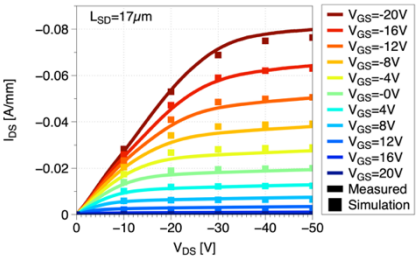


Fig.3. Overlapped hydrogen-terminated diamond

MOSFET $I_{DS}$-$V_{DS}$ characteristics

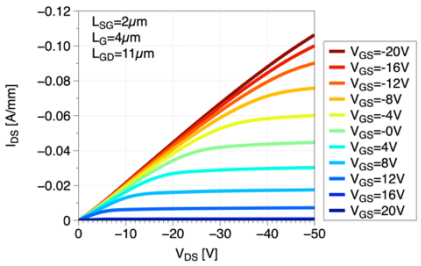


Fig.4. Long gate-drain hydrogen-

terminated diamond

© 2019年 応用物理学会