

GeO₂/Ge 界面における GeO 脱離の調査

Survey of GeO desorption at GeO₂ / Ge interface

農工大院工、[○]渡邊龍一郎、和知祥太郎、豊田健一郎、岩崎好孝、上野智雄

Tokyo Univ. of agri. & Tech. Ryuichiro Watanabe, Syotaro Wachi, Kenichiro Toyoda, Yoshitaka Iwazaki, Tomo Ueno

E-mail: s181171t@st.go.tuat.ac.jp

1. 研究背景

今日まで MOS-FET は微細化による高性能化・高集積化が進められてきたが、それは限界を迎えている。そこで、移動度の高い High- μ 材料として Ge 基板の導入が微細化によらない性能向上の手法として考えられている。

しかし、一般的な絶縁膜の製膜法である熱酸化による GeO₂ 膜成膜には GeO 脱離という大きな課題が残っている。これは GeO₂ 膜を 400°C 以上^[1]の熱酸化によって成膜する際に GeO₂/Ge 界面から GeO が発生脱離し、特性の劣化につながるという問題である。そのため、この GeO 脱離を抑えることが今後の主目的となる。

本実験ではこの GeO 脱離を抑える前準備として GeO 脱離の発生条件をより詳細に調査することを目的としている。

2. 実験方法

n-Ge(100)基板を有機洗浄および HF 洗浄したのち、以下の条件で熱酸化を行い GeO₂/Ge 構造の作製・評価を行った。

i. 基盤温度：400°C 酸化時間：180[min]

雰囲気.分圧:100%O₂ 1atm

ii. 基盤温度：500°C 酸化時間：3[min]

雰囲気.分圧:100%O₂ 1atm

iii. 基盤温度：500°C 酸化時間：25[min]

雰囲気.分圧:100%O₂ 1atm

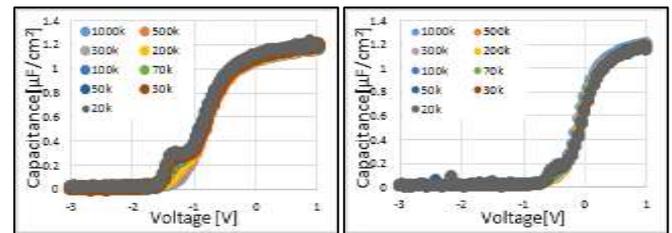
3. 実験結果および考察

i ~ iii のサンプルを C-V 測定した結果と、この結果からコンダクタンス法を用いて求めた Dit の結果を Fig1、Fig2 に示した。GeO 脱離は GeO₂/Ge 界面で発生するため、界面の状態を示す周波数分散とここから算出した Dit で評価を行った。

この結果より 500°C 3 分のサンプルでは 400°C 180 分のサンプルと同等の Dit であることが分かるので GeO 脱離が発生していないと考えることができる。し

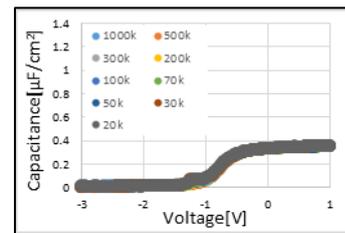
かし、500°C 25 分熱酸化のサンプルでは Dit の増加が確認できることから GeO 脱離が発生したと考えられる。

これらの結果から GeO 脱離には時間依存があることが確認できた。



(i) 400°C] 180[min]

(ii) 500°C] 3[min]



(iii) 500°C] 25[min]

Fig.1 C-V characteristics

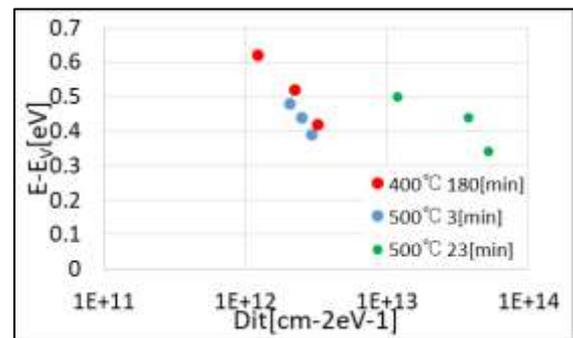


Fig.2 Dit dispersion of GeO₂/Ge (i ~ iii)

4. 参考文献

[1] K.Kita et al., Direct Evidence of GeO Volatilization from GeO₂/Ge and Impact of Its Suppression on GeO₂/Ge Metal-Insulator-Semiconductor Characteristics Jpn. J. Appl. Phys., Vol. 47, No.4, 2349-2353, 2008