シリコン同位体ナノピラー構造中における酸化増速自己拡散のアトムプローブ観測 Atom-Probe Observation of Oxidation-Enhanced Self-Diffusion in Isotopically Modulated Silicon Nanopillars 慶大理工¹,東北大金研²,東北大 CIES³, JST-ACCEL⁴ ^O木我 亮太郎¹, 林 彩弥佳¹, 宮本 聡¹, 清水 康雄², 永井 康介², 遠藤 哲郎^{3,4}, 伊藤 公平¹ Keio Univ.¹, IMR Tohoku Univ.², CIES Tohoku Univ.³, JST-ACCEL⁴ [°]Ryotaro Kiga¹, Sayaka Hayashi¹, Satoru Miyamoto¹, Yasuo Shimizu², Yasuyoshi Nagai², Tetsuo Endoh³, Kohei M. Itoh¹

E-mail: kiga@keio.jp

背景: 最先端の MOSFET ではスケーリング限界に近づいた結果としてリーク電流が不可避な 問題となり,超低消費電力で且つ高度集積化可能な縦型 BC-MOSFET の研究開発が進められてい る[1]. ナノピラー周囲にゲート酸化膜を形成するためのプロセスモデリングには,幾何学的効果 や内部歪みの効果などを導入する必要があり、ピラー内におけるシリコン(Si)母体原子の自己拡散 経路も理論的に検討されている[2].また最近では3次元アトムプローブ(3DAP)測定技術の進歩に より、不活性アルゴン(Ar)雰囲気中で熱処理された Si 同位体ピラー内の Si 自己拡散係数を実験的 に測定することも可能となっている[3]. 本研究では, この 3DAP 測定法をドライ酸化した Si 同位 体ピラーにも適用し、ピラー構造中で酸化増速された Si 自己拡散現象を実験的に検証する.

実験: FZ-Si(001)基板上に天然同位体組成の natSi(~25 nm)層と 99.92%に同位体濃縮した 28Si(~50 nm)層を交互に 4 周期分エピ成長した. 次にパターン化した Ti(~10 nm)/Au(~20 nm)薄膜を用いて

トップダウン方式で金属アシスト化学エッチング (MACE)を行い, 直径~ 200 nm, 高さ 300-500 nm を持 っ²⁸Si/^{nat}Si 同位体ナノピラー構造を作製した[Fig. 1(a)]. 続いて 920 ℃ で 4 時間のピラー酸化を実施し た後,集束イオンビーム加工により針形状に先鋭化し て[Fig. 1(b)], 温度 35 K, レーザ強度 20 pJ, パルス周 波数 160-200 kHz でピラー内の Si 同位体分布を 3DAP 測定した. ピラーパターン周囲のエッチングされてい ない平面部に対しては二次イオン質量分析法(SIMS) も適用し, MRI 解析から導出した Si 同位体層の膜厚 を基に 3DAP プロファイルの深さ方向スケーリングを Fig. 1: (a) SEM image of isotopically modulated Si pillar array. (b) Chematic of surface-ovidized Si pillar atrave, b) Chematic of surface-施した.また同位体ピラーのレファレンス試料とし needle-like specimen milled for 3DAP. (c) Si isotope mapping obtained in the proximity て, 未熱処理の試料, 及び Ar 雰囲気中で熱処理した individual atoms, respectively. (d) ID profile of ³⁰Si concentration plotted for pillar and 試料も準備して比較検討を行った.



oxidized Si pillar structure having isotopic modulation. The red broken curve shows of 4th-top 28Si layer for each pillar sample. The red and blue dots represent 30Si and 28Si planar regions. The dotted red curve shows the fitting for Si self-diffusivity in surface oxidized pillar. The dotted blue curve represents pillar diffusivity in Ar annealing

結果: 3DAP 測定によって得られた各同位体ピラー試料の第 4 周期目における Si 同位体分布 を Fig.1(c)に示す. 未熱処理の試料からは急峻な同位体界面が見られる一方, 熱処理を施した試料 では同位体界面に明瞭な広がりが見て取れる.また³⁰Si同位体の1次元濃度プロファイルの解析 結果からも明らかなように[Fig. 1(d)],ドライ酸化によってピラー内及び平面部ともに Si 自己拡散 が同程度に増速されることが分かる. 本研究で用いられたピラーの直径は 200 nm 程度であるた め、平面部の酸化増速拡散係数と差が生じるほどピラー酸化膜の体積膨張が及ぼすピラーコア内 部の歪みは十分に大きくはないと考えられる. 一方で, ピラー構造が持つ高い界面-体積比によっ てピラー酸化膜界面から大量の Si 格子間原子が注入されるが、ピラー内に留まらずに直ぐに基板 側へと拡散する傾向がある.そのためピラー内の Si 格子間原子濃度は一定に保たれ,歪みの影響 が無視できる領域では酸化増速拡散のサイズ効果は小さい.

謝辞:本研究は戦略的創造研究推進事業JST-ACCEL(JPMJAC1301)及びJSPS科研費(JP15H05413) の助成を受けて実施した.

参考文献: [1] T. Endoh et al., IEICE Trans. Electron. E93-C, 557 (2010). [2] H. Kageshima et al., Jpn. J. Appl. Phys. 57, 06KD02 (2018). [3] T. Südkamp et al., J. Appl. Phys. 123, 161515 (2018).