

基底状態酸素原子を用いた化学気相堆積法による

シリコン酸化膜の窒化物半導体応用

Nitride semiconductor device application of silicon dioxide by chemical vapor deposition enhanced by atomic oxygen at ground state extracted from a surface-wave generated plasma

豊技大¹, アリエスリサーチ株式会社²

○馬場 真人¹, 垣内 佑斗¹, 岡田 浩¹, 古川 雅一², 山根 啓輔¹, 関口 寛人¹, 若原 昭浩¹

Toyohashi Univ.Tech.¹, Aries Research Limited Company²

○M.Baba¹, Y.Kakiuchi¹, H.Okada¹, M.Furukawa², K.Yamane¹, H.Sekiguchi¹, A.Wakahara¹

E-mail:baba-m@int.ee.tut.ac.jp, okada@las.tut.ac.jp

広いバンドギャップを有するGaNやSiCなどの材料の登場によりパワーエレクトロニクスの進歩は目覚しく、小型で大電圧を高効率で制御する半導体デバイスの実現がされている。優れたデバイスの実現には信頼性の高い絶縁膜の形成が重要である。シリコン酸化(SiO₂)膜は高い絶縁破壊電界を有しデバイス応用上重要である。我々は表面波プラズマから生成された基底状態原子により堆積反応を支援する化学気相堆積(ASECVD)法を独自開発し、シリコン系絶縁膜の新規堆積手法を提案している[1,2]。本手法では堆積反応に必要なエネルギーの基底状態の原子を用いるため、ダメージ無しの堆積が期待できる。本発表ではASECVD法により形成したSiO₂/GaNの電気的特性評価を行なった。

Table 1にASECVD法によるSiO₂膜の堆積条件を示す。有機シリコン原料にはヘキサメチルジシランを用いて堆積を行なった。サファイア基板上的n型GaNにSiO₂膜を堆積した後に、オーミック電極としてTi/Al/Ti/Auを蒸着し、ゲート電極としてAlを蒸着しMOSダイオードを作製した。作製したMOSダイオードの蓄積側のバイアスをゲート電極に印加し耐圧試験を行なった結果をFig.1に示し、容量-電圧(C-V)特性の評価結果をFig.2に示す。Fig.1の結果から8 MV/cm印加時のリーク電流は10⁻⁸ A/cm²以下となりSi基板上で確認した結果と一致した。Fig.2のC-V特性にはバイアス電圧の往復掃印でもヒステリシスは見られない。また、周波数分散の無い特性が示された。以上のことから提案手法によるSiO₂膜堆積が窒化物半導体デバイス応用へ期待ができる。謝辞:本研究はJSPS科研費(JP17K06383)および立松財団、日比科学技術財団の支援を受けた。

[1]H.Okada et al., AIP Conf. Proc., 1585, (2014)

[2]馬場他、秋季応用物理学会 18p-PA6-22(2018)

Table 1 Deposition condition

microwave power	2.5 kW
plasma gas	O ₂ (3 slm)
carrier gas	Ar (280 sccm)
chamber pressure	1.0 Torr
deposition time	5 min

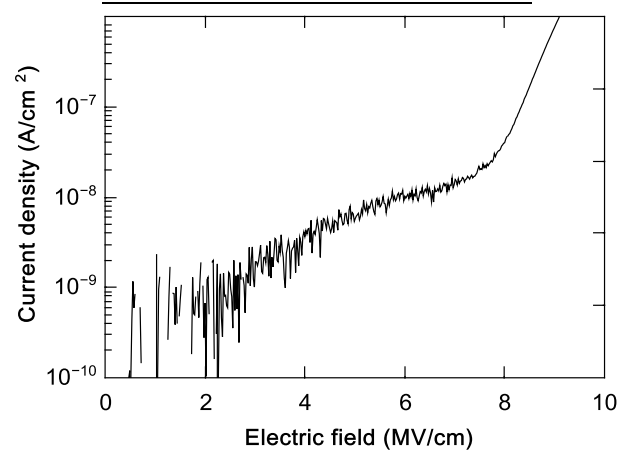


Fig.1 Current density vs electric field characteristic of SiO₂/GaN MOS diode.

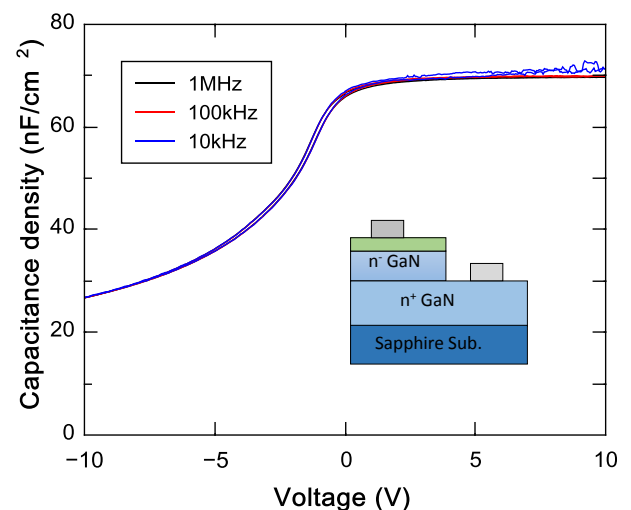


Fig.2 Capacitance density vs voltage characteristic of SiO₂/GaN MOS diode.