

C-V 法による InGaZnO-TFT の可動電荷評価

Evaluation of Mobile Charge in InGaZnO-TFT by C-V Method

奈良先端大¹, Tianma Japan 株式会社²○高橋 崇典¹, 宮永 良子¹, 藤井 菜美¹, 田中 淳², 竹知 和重², 田邊 浩²,Juan Paolo Bermundo¹, 石河 泰明¹, 浦岡 行治¹NAIST¹, Tianma Japan, Ltd.², °Takanori Takahashi¹, Ryoko Miyanaga¹, Mami N. Fujii¹,Jun Tanaka², Kazushige Takechi², Hiroshi Tanabe², Juan Paolo Bermundo¹, Yasuaki Ishikawa¹,Yukiharu Uraoka¹

E-mail: f-mami@ms.naist.jp

【はじめに】

ワイドバンドギャップ酸化物半導体を用いた電界効果トランジスタはディスプレイの画素駆動素子だけではなく次世代のパワーデバイスとしても注目されている。トランジスタの動作時において、半導体層は高ドレイン電圧 (V_d) による電界ストレス及び大電流ストレスを受けるため電気特性の劣化が懸念される。本研究では、酸化物半導体を用いた薄膜トランジスタ (TFT) における高 V_d 印加時のソース/ドレイン領域における欠陥と閾値電圧 (V_{th}) シフトの関係を容量-電圧 (C-V) 法によって評価した。

【実験方法】

本研究では図 1(a)に示すエッチングストッパー型の InGaZnO (IGZO) -TFT を用いて電気特性の評価を行った。伝達特性測定においては $V_d = 20$ V、ソース電圧 (V_s) = 0 V に設定し、ゲート電圧 (V_g) は -20~20 V の掃引とした。また、ドレイン電界の方向を反転させるために $V_s = 20$ V、 $V_d = 0$ V を印加した場合の測定も実施した。ここで、TFT の V_{th} はチャネル幅/長で規格化したドレイン電流 (I_d) が 1 nA の時の V_g とした。C-V 特性においては、ドレイン-ゲート間 (C_{D-G}) とソース-ゲート間 (C_{S-G}) の容量をそれぞれ測定した。測定手順を図 1(b)に示す。初期の C-V 測定後、伝達特性測定 2 回 (V_d 側 20 V 印加, V_s 側 20 V 印加) と C-V 測定 を 1 セットとして、伝達特性測定時のドレイン電界の方向を入れ替えて測定を行った。

【結果および考察】

図 1(c)より最初の V_s 印加 (3rd, 4th) によって V_{th} が正方向にシフトし、その後の変動は確認されなかった。図 1(e)のソース-ゲート間の C-V 特性より、最初の V_d 印加 (1st after $V_d = 20$ V) によってステップを伴う正シフトが確認された。一方、図 1(d)の C_{D-G} は正シフトのみであった。また、ドレイン電界の方向を反転させた V_s 印加 (1st $V_s = 20$ V) においては、 C_{D-G} にステップが発生し、 C_{S-G} におけるステップは回復した。以上より、ドレイン電界の方向によってソース/ドレイン領域における欠陥位置が移動し、C-V 法により可視化することに成功した。この欠陥の起源については当日議論する。

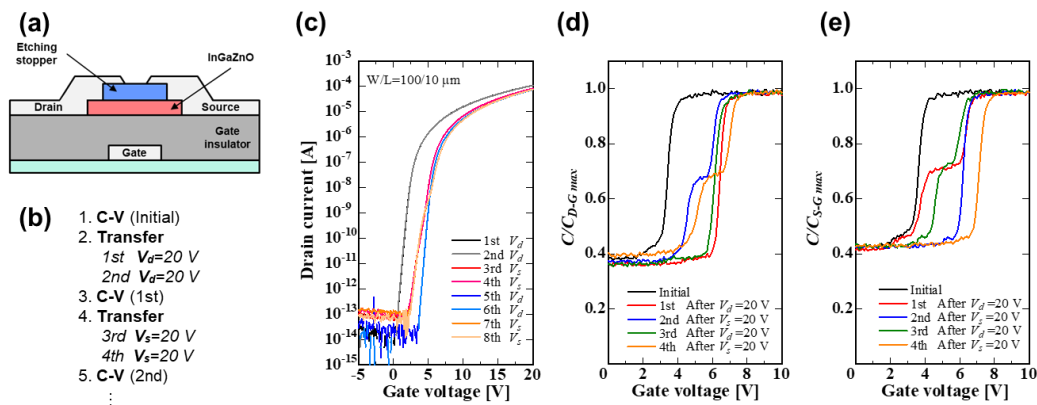


Fig. 1 (a) The cross-sectional image of IGZO-TFT. (b) The measurement flow of transfer and C-V characteristics. (c) The transfer characteristics of IGZO-TFT applied V_d or $V_s = 20$ V. (d) The C-V characteristics between drain and gate electrodes. (e) The C-V characteristics between source and gate electrodes.