

スパッタリング法により形成した p 型 GaN 薄膜の深い準位の評価

Growth and characterization of p-type GaN prepared by sputtering

○柴原啓太¹, 上野耕平¹, 小林篤¹, 藤岡洋^{1,2}¹東京大学生産技術研究所, ²JST-ACCEL○Keita Shibahara¹, Kohei Ueno¹, Atsushi Kobayashi¹, Hiroshi Fujioka^{1,2}¹Institute of Industrial Science, The University of Tokyo, ²JST-ACCEL

E-mail: shibahar@iis.u-tokyo.ac.jp

【はじめに】次世代パワーデバイス材料として注目されている GaN は、バルク基板を用いた縦型素子に関する研究が盛んである。縦型素子の高耐圧化、低抵抗化には結晶中の不純物濃度の低減や低濃度でのドーピングプロファイルの制御が重要である。我々のグループでは、高純度 GaN 結晶を高成長レートで大面積に形成できる低コストなエピタキシャル成長手法としてスパッタリング法に着目してきた。スパッタリング法は水素フリーの成長手法であるため、成長後にアニール処理を施さない状態で p 型 GaN の作製が可能であり、これまでに本手法を用いて室温のホール移動度が $34\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ の低濃度 p 型 GaN 薄膜の形成を実現した。[1]本研究ではスパッタリング法により形成した低濃度ドーピング p 型 GaN 薄膜の深い欠陥準位について DLTS 測定を用いて評価を行うことを目的とした。

【実験方法】スパッタリング法を用いて図 1 に示すような p-n⁺接合ダイオード構造を作製した。成長後、薄膜表面には直径 $400\mu\text{m}$ の p 型オーミック電極(Ni/Pd/Au)を、裏面には n 型オーミック電極 (Ti/Al/Ti/Au) を EB 蒸着により形成した。本試料では p 型の活性化処理は行っていない。深い欠陥準位の評価には DLTS 法を用い、200~600K の範囲で測定を行った。

【結果と考察】スパッタリング法により作製した p-n⁺接合ダイオードは活性化処理を行わない状態で、明瞭な整流性を示した。CV 測定から算出した実効アクセプター濃度は $1.4 \times 10^{17}\text{cm}^{-3}$ であった。このような試料について DLTS 測定を行った結果を図 2 に示す。本図において、350 K および 470 K 付近に明瞭なピークが観察されており、2 つのホールトラップ (H_A と H_B) が観測されることがわかった。

【謝辞】本研究の一部は JSPS 科研費 JP16H06414 と JST-ACCEL JPMJAC1405 の助成を受けて行われたものである。

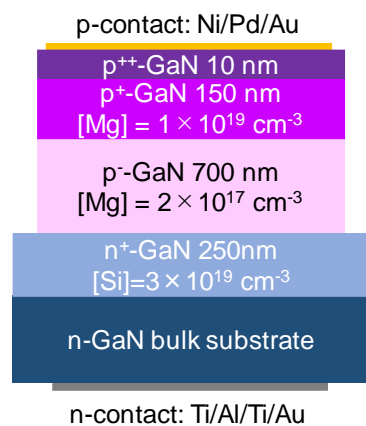


Fig.1 A cross-sectional schematic of p-n⁺ diode grown by sputtering

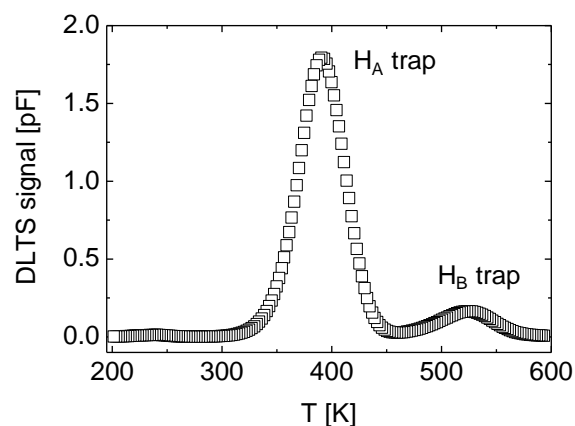


Fig.2 DLTS signal with reverse bias= -4 V and filling pulse bias and width= -0.5V and 10 ms

【参考文献】 [1] Y. Arakawa *et al.*, APL Materials **4**, 086103 (2016).