Si 基板内部に形成されるプラズマ誘起ダメージの 電気的欠陥プロファイル解析手法の最適化 Optimization of Electrical Characterization Method of Plasma Process-Induced Damage in Si Substrates for the Analysis of Defect Profiles 京大院エ ⁰濱野 誉, 占部 継一郎, 江利口 浩二 Kyoto Univ., [°]Takashi Hamano, Keiichiro Urabe, and Koji Eriguchi E-mail: hamano.takashi.35c@st.kyoto-u.ac.jp

<u>1. はじめに</u>

プラズマエッチング時に材料内部に形成される欠陥構造が、半導体デバイスの挙動・信頼性に 大きく影響を及ぼしている。Si 基板の場合 Fig. 1(a)に示すように、最表面に生じる表面ダメージ 層の奥深くに、キャリア捕獲・放出サイトとしてはたらく潜在欠陥が多数存在している。我々は これまで電気容量-電圧(C-V) 測定を用いて潜在欠陥密度解析を行ってきた[1]。例えば Ar プ ラズマ曝露の場合、伝導帯近傍に大多数の欠陥準位が形成されることがわかっている[2]。一方で デバイス特性を支配する欠陥のキャリア捕獲・放出機構(時定数で記述される)はC-V曲線の変 調周波数依存性から同定されることが知られているが[3]、これまでそれらの最適な解析手法につ いての検討は十分でなかった。本研究では、シミュレーションによる予測と実験から、基板タイ プ(n型・p型)が欠陥の時定数解析に与える効果について検討した。

予測手順および結果

深さ方向プロファイルが指数分布、またエネルギー方向プロファイルが伝導帯近傍の単一準位であるドナー型欠陥が、Si 基板内部に存在する場合を考える。なお前節で述べたようにこの欠陥密度プロファイルは、Ar プラズマ曝露の場合を想定したものである。Poisson 方程式、キャリア連続の式を微小信号近似で連成して解き[4]、Metal-Oxide-Semiconductor(MOS)構造の C-V 特性の変調周波数依存性を予測した。酸化膜の厚さは 8 nm とした。今回は界面準位や酸化膜中の電荷は無視する。Fig. 1(b)に p 型基板(ドーパントは Boron)の場合の予測結果を示す。反転領域では周波数依存性が見られないが、空乏領域から蓄積領域にかけて顕著な周波数依存性が確認される。なお n 型基板の場合、このように明瞭な周波数依存性は出現しなかった。

3. 実験結果

p型低抵抗 Si 基板を誘導結合型プラズマ源(Ar ガス、2.7 Pa)に 60 s 曝露した。イオンフラックスは 3.1×10¹⁵ cm⁻²s⁻¹、入射イオン平均エネルギーは 290 eV であった。エリプソ分光法により 得られた表面ダメージ層の厚さは 7.5 nm であった。その後 Hg プローバを用いて擬 MOS 構造を形成し、測定周波数 fmodを変調して C-V測定を行った。Fig. 1(c)に測定結果を示す。空乏領域から反転領域にかけて水平方向の小さなシフトとして周波数依存性がみられる n 型基板の場合[3]とは異なり、前節のシミュレーション結果と同様、蓄積領域において明瞭な周波数依存性が確認される。以上の結果は、Ar プラズマ曝露に代表される欠陥の(時定数)解析では、p 型基板を用いた方が欠陥準位に関する情報をより高感度に得られることを示唆している。

4. おわりに

最先端プロセスでは様々なプラズマ源、ガス種が用いられており、結果生じる欠陥の電子構造、 つまりエネルギー方向プロファイルは様々である。本研究から欠陥が引き起こす電気特性変化が 基板タイプにより大きく異なることが示された。以上から、欠陥プロファイルに応じ基板タイプ を最適化することで、欠陥準位解析の感度向上が可能であると言える。



Fig. 1 (a) The expected energy band diagram of a plasma-exposed Si substrate.

(b) The predicted C—V characteristics for various modulation frequencies in the case of p-type substrate.
(c) The experimental C—V characteristics of a damaged p-type sample by Ar plasma.

参考文献 [1] Y. Nakakubo et al., ECS J. Solid State Sci. Technol. 4, N5077 (2015).

[2] T. Hamano *et al.*, Proc. Symp. Dry Process, 2018, p. 301. [3] K. Eriguchi *et al.*, J. Phys. D **50**, 26LT01 (2017). [4] A. G. Fortino *et al.*, IEEE Trans. Electron Dev. **ED-24**, 1137 (1977).