結晶性酸化物半導体 FET／シリコン FET ハイブリッド構造の人工ニューラルネットワーク向け積和演算回路のシミュレーション

A Crystalline Oxide Semiconductor-FET/Si-FET Hybrid Structure-based Multiply-Accumulate circuit for Artificial Neural Network Applications

（株）半導体エネルギー研究所 ○青木 健，上妻 宗広，黒川 義元，木村 肇，山崎 舜平

Semiconductor Energy Laboratory Co.,Ltd., ○Takeshi Aoki, Munehiro Kozuma, Yoshiyuki Kurokawa, Hajime Kimura, Shunpei Yamazaki

E-mail: ta1107@sel.co.jp

【はじめに】

人工ニューラルネットワーク（Artificial Neural Network, ANN）では、メモリと積和演算器の利用効率化が求められる[1]。酸化物半導体トランジスタ（OS-FET）を用いると、オフ電流が低いため、電荷保持型の多値メモリを実現できる[2] [3] [4]。本稿では、OS-FET のメモリと Si-FET の電流源とを用いた ANN 向け多ビット積和演算器の実装を検討した。

【積和演算器の回路設計】

図 1 に積和演算回路を示す。乗算には飽和領域での Si-FET(M1)を利用する。4 種類の V_{gs} に対する M1 の電流値（I_1～I_4）を加減算することにより、乗算結果（$\Delta W \Delta V$）が得られる（式 1）。このとき、OS-FET と容量素子を使って、FN の電圧を保存することにより、4 種類の電流値（I_1～I_4）を効率よく実現できる[5]。

$$I_{ds} = k(V_{gs}-V_{th})^2 \quad \cdots \; V_{gs}-V_{th}=V_{ref}+\Delta W+\Delta V \text{ の場合}$$

$$= k(V_{ref}+\Delta W+\Delta V)^2$$

$$= \underbrace{k(\underbrace{(\Delta W+V_{ref})^2}_{I_3}+\underbrace{(\Delta V+V_{ref})^2}_{I_2}+\underbrace{2\Delta W\Delta V}_{I_5}-\underbrace{V_{ref}^2}_{I_4})}_{I_1} \quad (\text{式 1})$$

積和演算では、まず、乗算セルとリファレンスセルから出力された電流 I_2、I_4 を、OS-FET のメモリを用いたプログラム可能な電流源 1,2 に保存する。次に、乗算セルの電流 I_1 と、リファレンスセルの電流 I_3 と、電流 I_2、I_4 とを同時に流す。その結果、4 つの電流が加減算され、乗算($\Delta W \times \Delta V$) に応じた電流 I_5 が求まる。さらに、多数の乗算セルとリファレンスセルを直列に接続することにより、積和演算が実現できる。なお、電流 I_5 は、仮想接地したオペアンプにより IV 変換される。

【積和演算器の回路シミュレーション結果】

図 2 に OS-FET350nm/Si-FET110nm プロセスを想定して設計した積和演算器の回路シミュレーション結果を示す。図 2(a)より、

$$\sum_{i=1}^{n=9} \Delta W_i \times \Delta V_i \text{ (例として、} \Delta W_i \times \Delta V_i = -1, 0, 1 \text{の場合)}$$

の積和演算の実現を確認できた。また、図 2(b)に示すように行数が増加した場合、積和演算結果が行数に比例することを確認できた。

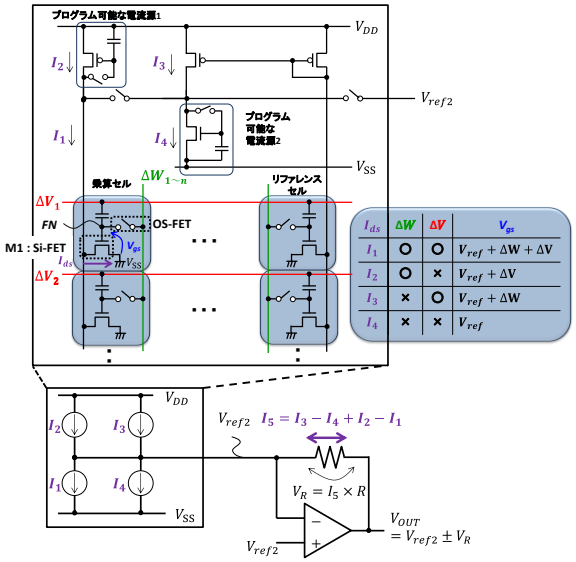
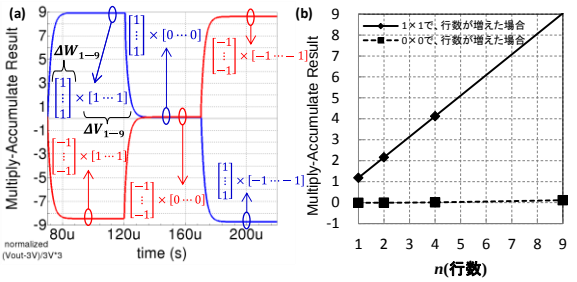


図 1.乗算に用いる電流 4 種($I_{1\text{-}4}$)と積和演算回路



シミュレーション条件

V_{DD}	6[V]	ΔV	±0.4[V]	V_{ref2}	3[V]
		ΔW	±0.4[V]	R	1.26M[Ω]
		V_{ref}	1.5[V]	I_5	±2.4u[A]

図 2.回路シミュレーション結果
(a) $\Sigma \Delta W_i \times \Delta V_i$ 演算：過渡解析結果
(b) $\Sigma \Delta W_i \times \Delta V_i$ 演算：行数が増加した場合

【参考文献】

[1] D. Shin et al. ISSCC2018, pp. 240-242.
[2] T. Matsuzaki et al. IMW2015, pp. 125-128.
[3] Y. Waseda et al. MATERIALS TRANSACTIONS 2018, pp. 1691-1700.
[4] H. Kunitake et al., IEDM 2018, pp. 312-315.
[5] A. A.-Siddiqi et al., JSSC 33 (10), pp.1502-1509.

© 2019年 応用物理学会